



**POLYTECHNICKÁ
STAVEBNICE**

 **ARITMA**
MSMT

ARITMA PRAHA, k. p.

ZAVT — koncern

PŘÍRUČKA

STAVEBNICE

**PRAHA
1983**



DOPORUČENO REDAKCIÍ vtm

Osvědčení o jakosti a kompletnosti
stavebnice KYBER - 1, která obsahuje tyto prvky:

Integrovaný obvod	MH 7400 MH 7404 MH 7474 MH 7475 LQ	1 ks 1 ks 1 ks 1 ks 4 ks	výrobce si vyhrazuje právo záměny jednotlivých součástek jejich ekvivalenty a ručí za jakost, kompletnost a provedení této stavebnice.
Svíticí diody Objímky na 10	TR 151 150 R/M 330 R/M 1k/M 2k2M	4 ks 4 ks 4 ks 4 ks	Technická kontrola: 
Odpor	TC 981 G2 PNY	1 ks 1 ks	ORJ: Školní technika
Kondenzátor	0,4 m		
Plochý vodič	1 ks		
Deska plošného spoje	1 ks		
Příručka	1 ks		
Krabice /obal/	1 ks		Cena stavebnice: Kčs 250,-

1. Úvod

Dostáváte do rukou stavebnici, která spolu se stavebnicí LOGITRONIK 01 patří do nově se rodící skupiny polytechnických stavebnic. Tato řada stavebnic má umožnit, aby se naše mládež přistupnou formou a tvůrčím způsobem seznámila se základy číslicových obvodů, řídící a automatizační techniky. Má zároveň podpořit zájem mládeže o celou oblast výpočetní techniky a robotiky.

Práce se stavebnicí KYBER 1 Vám přiblíží hlavní možnosti použití číslicových obvodů. Teoretické poznatky získáte v příručce k této stavebnici, praktické zkušenosti potom při realizaci jednotlivých pokusů, popsaných v páté až sedmém kapitole příručky. Pomocí základního vybavení stavebnice /seznam součástek je ve čtvrté kapitole/ můžete sestavit a ověřit si funkci některých jednodušších zapojení, jako poloviční sčítáčky, dekodérů, registru, střídače, čítače ap. V deváté kapitole je uvedeno několik zajímavých zapojení složitějších obvodů jako elektronická kostka, hlídač domovních dveří a různé hry. Pro tato zapojení je třeba dokoupit potřebné součástky /možno použít i druhou jakost/. Tyto součástky najdete zejména v prodejnách k.p. TESLA-ELTOS, jejichž seznam je uveden v desáté kapitole.

Dříve než začnete se stavebnici pracovat, pozorně si přečtěte příručku. To Vám umožní vyhnout se zbytným chybám při pokusech. Pokusy byly vybrány na základě zkušeností nashromážděných během více než jednoho roku v Městské stanici mladých techniků /MSMT/ v Praze 6, kde pod odborným dohledem pracovali i nejmenší pionýři. Některé pokusy a zkušenosti již byly publikovány v časopise Věda a technika mládeži. V současné době se stavebnice dále zdokonaluje. Připravují se popisy dalších pokusů i návody ke stavbě nových zajímavých zařízení, použitelných i prakticky.

Stavebnice je určena zejména kroužkům mladých techniků /asi od 11 let/ při pionýrských domech a Svatováclavském sdružení mládeži, případně i zájemcům z řad vysokoškoláků. Vlastní zkušenosti a poznatky, ale i omyly a chyby jsou neocenitelnou pomůckou pro poznávání, i výuku. Proto má stavebnice KYBER 1 své významné místo jak v zájmové, tak i ve školní činnosti.

2. ÚVOD DO ČÍSLICOVÉ TECHNIKY

2.1 O čem bude tato kapitola

V této kapitole se nejprve seznámíme se dvěma základními způsoby zobrazování signálů, označovaných jako číslicová technika a analogová technika. Popíšeme si, jaké jsou mezi nimi rozdíly, ale i to, v čem jsou si podobné. Uvidíme také, jaké jsou hlavní výhody a nevýhody obou technik a kdy a proč se která z nich používá.

Protože však stavebnice, kterou dostáváte do ruky, vás má seznámit především s číslicovými obvody, soustředíme se v dalším textu už jen na číslicovou techniku. Ukfíme si, jaké obvody máme k dispozici, k čemu jich můžeme používat, a také jak můžeme jejich funkci jednoduše popsat. Vědomosti získané v této kapitole budete potřebovat stále, a to nejen při pokusech se stavebnicí. Proto vám doporučujeme, abyste tuto kapitolu pečlivě přečetli až do konce a na závěr si své znalosti ověřili testem, který je pro vás připraven. Ale i později, až budete sestavovat některý z obvodů, popsaných v následujících kapitolách, neváhejte se kdykoli vrátit k této kapitole a ověřte si význam značky, kterou jste třeba již zapomněli, nebo si osvěžte v paměti, co vlastně znamenají jednotlivé logické funkce. Je to vždy lepší, než kdybyste se snažili správnou odpověď jen uhodnout a pak si chybný výklad zapamatovat. Přeucovat se je vždy těžší, než učit se od začátku!

2.2 Vztah analogové a číslicové techniky

Svět, v němž žijeme, nás obklopuje především analogovými veličinami. To platí jak o základních fyzikálních veličinách, jako je délka, hmotnost nebo čas, tak o veličinách, které jsou z nich odvozeny. Vás jako budoucí elektroniky bude zajímat především to, že nejdůležitější veličiny, s nimiž se budeme setkávat při svých pokusech, tedy elektrické napětí, elektrický proud, kapacita, odpor atd. jsou též analogové veličiny. "Analogový" je slovo pocházející z řečtiny a znamená "přímo úměrný". Společnou vlastností analogových veličin je to, že svou hodnotu mění plynule /někdy říkáme spojitě/. Spojitou změnu času můžeme chápout např. tak, že je-li třeba osm hodin ráno, nemůžeme hned následovat dvanáct hodin v poledne, i když bychom si to někdy přáli. Velká ručička hodin musí poctivě oběhnout čtyřikrát celý číselník, a máme-li navíc vteřinovou ručičku, bude počet jejích oběhu ještě šedesátkrát větší. Přitom čas, který uběhl, měříme velikostí mechanického pohybu, konkrétně úhlem natočení ručiček. Čím více času uběhne, tím větší je úhel natočení ručiček.

Podobně měříme další analogové veličiny, např. rychlosť automobilu, otáčky motoru, tlak v pneumatikách, elektrické napětí, proud, odpor atd. Ve všech případech používáme ručková měřidla, jejichž ručka se pohybuje spojitě /nemůže v jednom místě zmizet a na jiném se objevit/.

V poslední době se však velmi často setkáváme s tzv. číslicovými přístroji. Zvykli jsme si spojovat pojem "číslicový", případně "digitální", s ně-

čím moderním, pokrokovým, prostě s něčím, co se výrazně liší od všeho, co předcházelo. Abychom mohli posoudit, zda je takový názor správný, musíme si nejprve vysvětlit, jaká je podstata číslicové techniky.

Všimněme si např. číslicových hodinek, které jistě každý zná. Číslicové hodinky nemají žádné pohyblivé části, protože místo ručiček na nich čas ukazuje skupina číslic. Pohledem na hodinky tedy zjistíme např., že je 16:54 a tento údaj zůstane beze změny po celou minutu. Po uplynutí minuty se čtyřka na posledním místě náhle změní v pětku, která opět zůstane v okénku hodinek po celou minutu. Dokonalejší modely hodinek umožňují zobrazovat na samostatných číslicích ještě sekundy, případně i jejich desetiny nebo setiny. Ve všech případech však platí společná zásada číslicového zobrazení: hodnota zobrazená určitou číslicí se mění vždy skokem, bez zobrazení mezilehých hodnot.

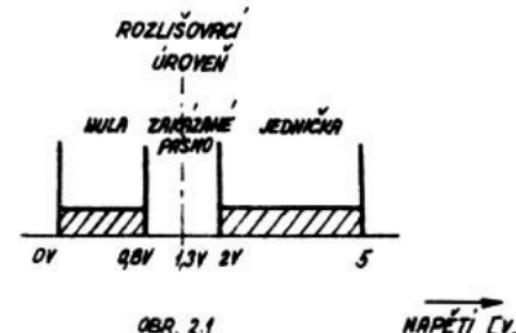
Číslice známe všichni ze školy. Lidé si zvykli používat deset číslic, zřejmě proto, že mají na rukou dohromady deset prstů. Od čísla deset pak byla odvozena tzv. desítková číselná soustava, v níž všichni /i když občas neradi/ počítáme. To však zdaleka není samozřejmost. Předpokládejme, že zkonstruujeme elektronickou kalkulačku, a bude me žádat, aby počítala v desítkové soustavě. Pak bude nejpřirozenějším řešením použít při její konstrukci stavební prvky, schopné rozlišovat deset hodnot určité fyzikální veličiny /podobně jako u mechanických kalkulaček, kde to bylo deset různých úhlů natočení kolečka/. Pokud použijeme elektrické napětí, můžeme např. žádat, aby každá číslice byla reprezentována takovým počtem voltů, kolik udává její hodnota, tedy $0 \hat{=} 0V$, $1 \hat{=} 1V$, atd., až $9 \hat{=} 9V$. Takový systém by jistě byl velmi přehledný, avšak má jednu obrovskou nevýhodu. Součástky, z nichž sestavujeme elektronické obvody, totiž nikdy nejsou přesně stejné. To znamená, že dvě součástky, které byly vyrobeny společně a mají přesně stejně označení, se mohou trochu lišit. Tyto přípustné rozdíly /odborně se jim říká tolerance/ se navíc mohou měnit v závislosti na čase, teplotě, zatížení a dalších okolnostech. Pokud z takových obvodů sestavíme zařízení, které pracuje s deseti různými ironičními napětí, velmi brzy zjistíme, že nepřesnosti vzniklé během přenosu a zpracování informací jsou tak velké, že dostaneme zcela chybné výsledky.

Proto se v číslicové technice dává přednost použití pouze dvou hodnot fyzikálních veličin, jimž přiřadíme dvě číslice, obvykle nulu a jedničku. Tím se samozřejmě výrazně komplikuje způsob zápisu dosavadních deseti číslic a také práce s nimi je poněkud jiná. Fyzikální veličinu, jejímž hodnotám jsme přiřadili číslice, budeme stručně označovat jako signál. A protože jsme se dohodli, že budeme používat jen dvě číslice, označíme tento signál jako dvojkový neboli binární.

Dvojkové signály umíme velmi dobře zpracovávat v dostupných elektronických obvodech, protože to-

lerance jejich parametrů většinou nedokáží změnit sledovanou fyzikální veličinu /obvykle napětí/ tak, aby její hodnota odpovídala jiné číslici. Aby se vzniklé nepřesnosti nehrromadily, stačí vybavit použité obvody schopností "regenerovat" signál, tedy opravit přijatou hodnotu před zpracováním tak, jako by se u ní žádná chyba nevyskytla.

Při práci se stavebnicí budeme používat dvojkový napěťový signál, přičemž pro vyjádření číslice 0 použijeme napětí 0V a pro vyjádření číslice 1 napětí 5V. Dovolené nepřesnosti, které při tom mohou nastat, jsou graficky znázorněny na



OBR. 2.1

NAPĚTI [V]

obr. 2.1. Z tohoto obrázku vyplývá, že všechny hodnoty napětí, které leží v rozmezí 0 až 0,8 V, budeme považovat za nulu. Podobně všechny hodnoty napětí, které leží v rozmezí 2 až 5 V, budeme považovat za jedničku. Oblast mezi 0,8 V a 2 V označíme jako zakázané pásmo. To znamená, že tyto hodnoty napětí nebude používat. Pokud během zpracování číslicových signálů vznikne v důsledku tolerancí parametrů součástek hodnota, která leží uvnitř zakázaného pásma, opraví ji následující obvod na nulu nebo jedničku podle toho, zda ležela pod nebo nad rozlišovací úrovní.

Na základě uvedených znalostí již můžeme porozumět rozdílu mezi číslicovým a analogovým signálem. Číslicový signál je signál, který vyjadřuje číslice. Nabývá obvykle malého počtu hodnot /nejčastěji dvou/, přičemž malé odchylinky hodnot se zanedbávají. Hodnotu, kterou má dvojkový signál v dané chvíli, můžeme člověku sdělit jednoduchým optickým nebo akustickým zařízením /žárovkou, světelnicou diodou, zvonkem ap./. I u téhoto zařízení rozlišujeme dva stavy: /svítí - nesvítí, zvoní - nezvoní/, jimž přiřadíme význam jedničky a nuly.

Pomocí dvojkových signálů můžeme vyjádřit číslice libovolné jiné soustavy (včetně desítkové), avšak na každou číslici musíme použít několik dvojkových číslic. Např. pro vyjádření jedné desítkové číslice potřebujeme nejméně čtyři dvojkové číslice, avšak někdy se používá i více /např. ve zmíněných hodinkách se jich používá sedm/. Říkáme, že to jsou různé způsoby zakódování desítkových číslic.

Ted, když známe nejdůležitější vlastnosti číslicových a analogových signálů, můžeme se pokusit o srovnání číslicové a analogové techniky. Na příkladu hodinek jsme viděli, že jednu a tutéž funkci může často vykonávat jak číslicové, tak analogové zařízení. Jde tedy o to rozhodnout, kdy je které

výhodnější pro člověka, případně pro připojení na další přístroje, které s ním mají spolupracovat.

Přístroje, u nichž je výsledek vyjádřen číslicově, /např. kalkulačka nebo měřicí přístroje/ jsou velmi praktické, protože výsledek je přímo ve tvaru, ve kterém bude použit dále. To platí v případě, že si chceme výsledek zapsat na papír, ale i v případě, že výsledek je určen k dalšímu zpracování, obvykle na počítači. Další důležitou výhodou číslicové techniky je možnost dosáhnout prakticky libovolné přesnosti výpočtu nebo měření tím, že zvětšíme počet číslic. Přesnost je u analogových veličin velmi nízká, a navíc při analogovém zobrazení výstupu /např. u ručkových měřidel/ hrozí zvýšené nebezpečí chyby při nepozorném čtení. K dalším výhodám číslicové techniky patří větší stabilita a odolnost proti rušení /jak jsme viděli, jsou to především důsledky práce s dvojkovými signály/ a hlavně jednoduchá konstrukce a dobrá srozumitelnost zapojení. Právě těchto dvou posledně jmenovaných výhod budeme využívat při práci s naší stavebnicí.

2.3 Nejdůležitější vlastnosti logických obvodů

V každodenním životě se velmi často setkáváme se situací, kdy se musíme rozhodnout na základě nějakých podmínek. Je-li podmínka jen jedna, vzniká poměrně jednoduchá situace, protože mohou nastat pouze dva případy: podmínka buď je, anebo není splněna. Jako příklad takové jednoduché podmínky můžeme uvést větu: bude-li odpoledne pršet, půjdu do kina. Jestliže tedy odpoledne prší, jdu do kina, a když neprší, do kina nejdu.

Složitější situace může nastat, je-li podmínek několik, stačí již dvě. Můžeme např. říci "bude-li odpoledne pršet a budou-li hrát zajímavý film, půjdu do kina". V tomto případě tedy vyhodnocujeme dvě podmínky, které na sobě nezávisejí /počasí nemá nic společného s programy kin/. Každá z nich může být buď splněna, nebo nesplněna, což přehledně můžeme zapsat do tabulky. V této tabulce vyjádříme splnění podmínky jedničkou a nesplnění nulou.

ODPOLEDNE PRŠÍ (P)	FILM JE ZAJÍMAVÝ (F)	JDU DO KINA (K)
0	0	0
0	1	0
1	0	0
1	1	1

0 = NE
1 = ANO

TAB. 2.1

První řádek tedy budeme číst takto: odpoledne neprší a film, který hrají v kině, není zajímavý. Je zřejmé, že v takovém případě nás do kina nic netáhne, takže i ve třetím sloupečku má první řádek nulu. Ve druhém a třetím řádku je sice splněna vždy jedna podmínka /buď hrají zajímavý film, nebo prší/, ale to samo nás k návštěvě kina také nepohně. Tepr-

ve ve čtvrtém řádku je zapsána situace, která nás přivede do kina, protože pří a současně v kině dávají zajímavý film. Tato současnost byla v naší podmínce vyjádřena spojkou a.

Vědní disciplína, zabývající se zákony, podle nichž lze řešit úlohy podobné naší úloze "kdy půjdu do kina?" se nazývá logika. Je stará několik tisíciletí, ale teprve v minulém století přišel irský matematik George Boole /čti Džordž Búl/ na myšlenku zapisovat takovéto úlohy matematicky a také je matematickými prostředky řešit. Po něm nese soustava pravidel pro formální zápis a využití složených podmínek /říkáme jim též výroky/ název Boolova algebra. Zde se samozřejmě nebudeme seznamovat se všemi jejimi zákony.

Všimneme si pouze tří nejdůležitějších operací.

Předpokládejme, že každému výroku z tabulky 2.1 přiřadíme jednu dvojhodnotovou proměnnou, jejíž hodnota bude opět vyjadřovat splnění podmíny, tedy platnost výroku. Zavedme proměnné takto:

P = prí

F = film je zajímavý

K = jdu do kina.

Uvedenou podmínu "bude-li odpoledne pršet a budou-li hrát zajímavý film, půjdu do kina" pak můžeme jednoduše zapsat takto:

$K = P \cdot F$.

Tečka mezi písmeny P a F zde označuje jednu ze základních operací Boolovy algebry zvanou logický součin neboli konjunkce /Označení logického součinu tečkou je vlastně určitá nepřesnost a matematický logik by nás za to pokáral. V technické praxi se však vžilo, a proto je budeme používat./ Tabulku 2.1 budeme označovat jako pravdivostní tabulku logického součinu.

Druhou základní operací Boolovy algebry je logický součet nebo disjunkce, obvykle označovaný operátorem $+$. Jeho pravdivostní tabulku vidíme v tab. 2.2. V textu vyjadřujeme

A	B	V
0	0	0
0	1	0
1	0	0
1	1	1

TAB. 2.2

logický součet obvykle spojkou nebo, takže výraz $V = A + B$,

který popisuje funkci zapsanou do tabulky 2.2, může znamenat např. toto: "jestliže pro mne přijde Aleš nebo Bořek, půjdu na výlet". Proměnná A tedy vyjadřuje podmínu "přišel Aleš", proměnná B podmínu "přišel Bořek" a proměnná V "jdu na výlet". Je zřejmé, že stačí, aby pro mne přišel kterýkoli z kamarádů, a na výlet půjdu. Navíc však mohou přijít i oba současně - na výlet se může jít i ve třech.

Poslední operací Boolovy algebry je negace. Značí se obvykle vodorovnou čarou nad písmenem a vyjadřuje hodnotu opačnou k hodnotě, kterou má proměnná. Jestliže např. stanovím podmínku "na hřiště půjdu jen tehdy, nebude-li tam Pepík", pak pro proměnné H /jdu na hřiště/ a P /na hřiště je Pepík/ platí

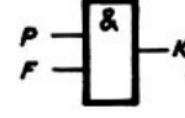
$$H = \bar{P}$$

Pravdivostní tabulka negace je v tab. 2.3.

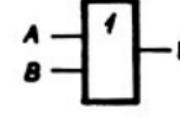
P	H
0	1
1	0

TAB. 2.3

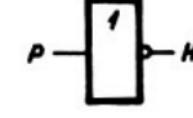
Popsané tři základní funkce, tedy logický součin, logický součet a negaci, můžeme realizovat pomocí logických členů. Jsou součástky, které fungují přesně podle uvedených pravdivostních tabulek, přičemž hodnotu jednotlivých výroků /proměnných/ přivádíme na jejich vstupy ve formě elektrického napětí /0 = 0 V, 1 = 5 V/. Schematické značky logických členů odpovídajících základním operacím Boolovy algebry vidíme na obr. 2.2 až 2.4. V technické praxi označujeme logické členy, které realizují funkci negace, jako invertory.



LOGICKÝ SOUČIN



LOGICKÝ SOUČET



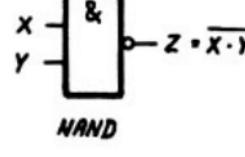
NEGACE

OBR. 2.2

OBR. 2.3

OBR. 2.4

I když z uvedených tří typů logických členů lze sestavit libovolně složitý obvod /tedy obvod vyhodnocující libovolně složitou podmíinku/, setkáváme se v praxi s poněkud odlišnými typy. Obvody, s nimiž budeme pracovat v této stavebnici, jsou totiž sestaveny z tranzistorů a základní funkcí tranzistoru je negace signálu. Logické obvody sestavené z tranzistorů jsou jednodušší, kombinujeme každý z nich základní logickou funkci s negací. Příklad kombinace logického součinu s negací vidíme na obr. 2.5. Pravdivostní tabulka jeho funkce, kterou obvykle označujeme zkratkou NAND, je v tab. 2.4.



NAND

OBR. 2.5

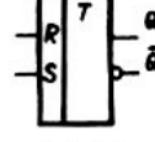
x	y	z
0	0	0
0	1	1
1	0	1
1	1	0

TAB. 2.4

Logické členy, které jsme až dosud poznali, reagují přesně na okamžitou hodnotu svých vstupních proměnných. To znamená, že v okamžiku, kdy např. na vstupy logického součinu přivedeme dvě nuly, objeví se na výstupu nula a jestliže pak přivedeme na vstupy dvě jedničky, objeví se na výstupu jednička. Přesněji řečeno, hodnota odpovídající pravdivostní tabulce se objeví na výstupu s určitým zpožděním, avšak to je velmi malé /měří se v nanosekundách, tedy v miliardtinách sekundy/, takže si ho nemusíme všímat. Důležité je to, že tyto logické členy reagují pouze na kombinaci, která byla přivedena na jejich vstup, a proto jím říkáme kombinační logické členy, a obvody, které z nich sestavujeme; kombinační obvody.

Kromě toho však existují logické členy a obvody, které mají paměť. Takové obvody označujeme jako sekvenční, protože reagují na sekvenci, tj. posloupnost hodnot na vstupu.

Znamená to, že jsou schopny zapamatovat si poslední hodnotu signálu, která byla přivedena na jejich vstupy, a tuto hodnotu uchovat libovolně dlouho. Logický člen, který je schopen zapamatovat si jednu dvojkovou číslici, se nazývá klopny obvod. Schematickou značku jednoho z nejjednodušších klopných obvodů vidíme na obr. 2.6.



OBR. 2.6

R	S	Q_{t+1}
0	0	0
0	1	1
1	0	0
1	1	-

TAB. 2.5

Podle svých dvou vstupů se tento typ označuje jako klopny obvod RS. Názvy těchto vstupů jsou zkratky anglických slov reset = vynulovat, překlopit do nuly a set = překlopit do jedničky. Jeho chování již nelze popsat pravdivostní tabulkou, protože ta byla určena pro zápis kombinačních funkcí. K popisu funkce klopného obvodu použijeme tabulku stavů v tab. 2.5. V této tabulce je každému vstupu /R, S/ vyhrazen jeden sloupec a navíc je jeden sloupec vyhrazen budoucímu stavu klopného obvodu, označenému Q_{t+1} . Stav Q_t zde vyjadřuje hodnotu, kterou si klopny obvod "pamatuje" z dřívějška. V posledním sloupci je uvedena hodnota Q_{t+1} , která udává stav, do kterého klopny obvod přejde po přivedení hodnot R a S, uvedených v daném řádku, na vstupy obvodu. Vidíme, že v některých případech zůstane dosavadní stav zachován. Kromě toho existuje vstupní kombinace 11, která je zakázána. To znamená, že výrobce nezaručuje, jak se v takovém případě bude klopny obvod chovat, a my při svých zapojeních musíme dát pozor, aby se takováto vstupní kombinace nevyskytla.

Funkci klopného obvodu RS bychom mohli slovně vyjádřit asi takto: jsou-li na obou vstupech nuly, klopný obvod zůstává ve svém dosavadním stavu. Je-li na vstup R přivedena jednička, klopný obvod přechází do stavu 0, případně v něm zůstává. Je-li na vstup S přivedena jednička, klopný obvod přechází do stavu 1, případně v něm zůstává. Dvě jedničky na vstupech klopného obvodu jsou nepřípustné.

Test znalostí

1. Doplňte chybějící slova:

Analogové signály se mění, zatímco číslicové signály se mění

2. Určete, které z uvedených veličin jsou číslicové a které analogové

- a/ váha člověka
- b/ číslo stránky v knize
- c/ barometrický tlak
- d/ telefonní číslo
- e/ počet žáků ve třídě

3. Kolik různých úrovní napětí má většina číslicových signálů používaných v praxi?

4. Mají kombinační obvody paměť?

5. Který logický člen byste použili při konstrukci zařízení, které určí, zda máte jít na nákup podle této podmínky:

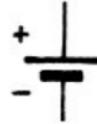
"Jestliže doma nebude máslo nebo cukr, jdi na nákup". Použijte proměnné M = máslo je doma, C = cukr je doma, N = jdu na nákup.

Odpovědi na kontrolní otázky naleznete v 8. kapitole.

3. POUŽITÉ SOUČÁSTKY A JEJICH SCHEMATICKE ZNAČKY

Stavebnice KYBER 1 obsahuje kromě desky plošného spoje a propojovacích vodičů tyto součástky: odpory, kondenzátor, svíticí diody, integrované obvody a objímky na integrované obvody. Pro činnost elektronických obvodů je nutný ještě zdroj stejnosměrného napětí.

Baterie:



OBR. 3.1

Nejjednodušší zdroj stejnosměrného elektrického napětí je baterie. Charakterizuje ji velikost sverkového napětí udávaného ve voltech /V/. Baterie má dvě svorky: kladnou /+/ a zápornou /-/ , kterou připojujeme na "zem" /tj. u-

zemnění, \perp /. Elektrické napětí zdroje způsobuje, že připojenými součástkami může protékat elektrický proud, a to ve směru od kladné svorky zdroje přes součástky k záporné svorce zdroje. Doporučené napájecí napětí integrovaných obvodů je okolo 5 V, nesmí však překročit 7 V. Naproti tomu nízké napájecí napětí může být příčinou špatné funkce integrovaných obvodů a tím i neúspěchu vašeho zapojení. Napětí baterie klesá s časem a s odebíraným proudem. Pro napájení můžeme použít i jiný stejnosměrný zdroj o napětí 5 V.

Odpory:



OBR. 3.2

Používají se k omezení elektrického proudu v obvodech. Hodnota odporu se udává v ohmech / Ω /, čti v ómech/. Větší jednotky jsou 1 k Ω /kilohm/ = 1000 Ω a 1 M Ω /megaohm/ = 1000 k Ω . V technické praxi se při označování hodnot

odporů píše zkratka k nebo M na místo desetinné čárky, takže např. 1k2 znamená 1,2 k Ω a M1 znamená 0,1 M Ω . Připojíme-li odpory mezi svorky zdroje napětí, pak obvodem protéká tím větší proud, čím je nižší hodnota odporu.

Kondenzátory:



OBR. 3.3

umožňují hromadění elektrické energie. Nejdůležitější parametr kondenzátoru je jeho kapacita. Jednotkou kapacity je farad /F/; mikrofarad / μ F/ je jednotka milionkrát menší: 1F = 1 000 000 μ F. Ještě menší jednotkou je nanofarad /nF/. Platí:

$1\mu F = 1000 \text{ nF}$. Hodnoty kapacity kondenzátorů se v technické praxi označují podobně jako odpory, takže např. 20M znamená $20\mu F$ a 10n znamená 10 nF. V číslicové technice se kondenzátory používají hlavně tam, kde je třeba snížit rušení na přivedech napájecího napětí nebo zpozdit signál. Kondenzátor zapojený v blízkosti integrovaného obvodu mezi přívody napájecího napětí + a - slouží jako místní zdroj elektrické energie a umožnuje použít delší přívody od napájecího zdroje k obvodu. Nabíjení /vybíjení/ kondenzátoru přes odpory trvá určitý čas úměrný hodnotě odporu a kapacity a tím dochází ke zpoždění signálu.

Svíticí diody:



OBR. 3.4

Svíticí diody slouží jako indikátory logického stavu. Je-li na anodě svíticí diody /na straně trojúhelníku/ dostatečně velké kladné napětí proti katodě protéká diodou proud. Svíticí dioda(LED) LQ 1101 /dříve LQ 110/

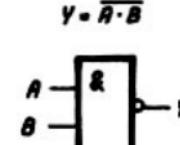
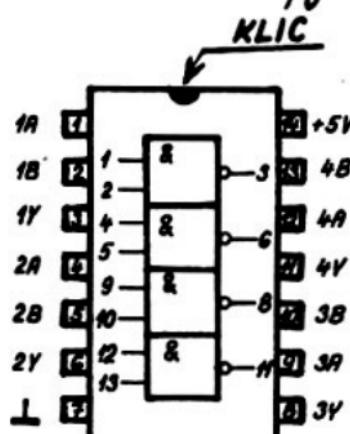
potřebuje mezi anodou a katodou napětí asi 1,7 V a svítí červeně. Pozor, proud protékající diodou musíme vždy omezit odporem! Nikdy nezapojujte svíticí diodu přímo na zdroj napětí. Zapojíme-li diodu opačně /katodou na kladnější napětí/, dioda nesvítí a neprotéká jí proud.

Integrované obvody: Integrované obvody jsou složité součástky, v nichž je na velmi malé ploše křemíku vytvořeno mnoho tranzistorů, diod a odporů. Dosáhne se toho zvláštními technologickými postupy. Např. nejjednodušší z integrovaných obvodů ve stavebnici KYBER 1 označený MH 7400 obsahuje 16 tranzistorů, 4 diody a 16 odporů. Integrované obvody jsou umístěny v pouzdru z plastické hmoty s vývody ve dvou řadách. Každý typ je označen na horní straně pouzdra typovým znakem, který udává, jaké logické členy jsou v pouzdře obsaženy. Na jedné straně pouzdra je zářez, tzv. klíč, který slouží ke správné orientaci pouzdra. Kdybychom pouzdro např. při zasouvání do objímky otočili, přepojujeme přívody napájecího napětí a můžeme zničit integrovaný obvod a zkrátit životnost baterie.

Kombinační členy:

MH 7400

4 dvouvstupové členy NAND

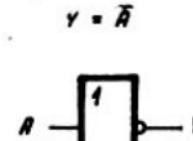
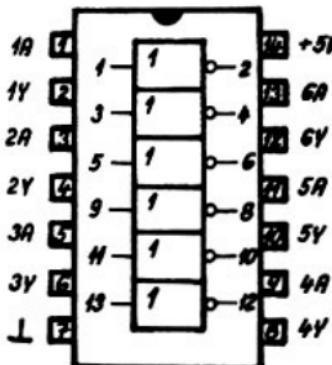


A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

OBR. 3.5

MH 7404

6 logických členů negace /invertorů/



A	Y
0	1
1	0

OBR. 3.6

V obou případech jsou v pouzdře umístěny logické členy, které můžeme používat zcela samostatně.

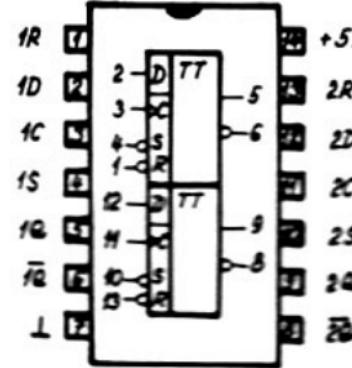
Klopné obvody

MH 7474

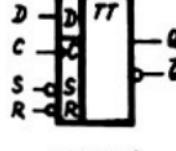
2 klopné obvody typu D

Integrovaný obvod

MH 7474 obsahuje dva nezávislé klopné obvody typu D, to znamená, že o příštím stavu Q_{t+1} rozhoduje stav na vstupu D. Na rozdíl od klopného obvodu RS popsaného v předchozí kapitole, je pro stav Q_{t+1} důležitý pouze určitý okamžik, v tomto případě okamžik přechodu signálu na vstupu C z nuly do jedničky. Vstupu C říkáme hodinový vstup /z anglického clock = hodiny/ a pro přechod z nuly do jedničky budeme v tabulce stavů používat symbol \nearrow . Každý klopný obvod v MH 7474 ještě obsahuje dva vstupy R, S, které bez ohledu na vstupy C, D umožňují nastavit stav klopného obvodu podobně jako u klopného obvodu RS.



OBR. 3.7



OBR. 3.8

R	S	C	D	Q_t	Q_{t+1}
0	1	X	X	X	0
1	0	X	X	X	1
0	0	X	X	X	-
1	1	↑	0	X	0
1	1	↑	1	X	1
1	1	0,1	X	0	0
1	1	0,1	X	1	1

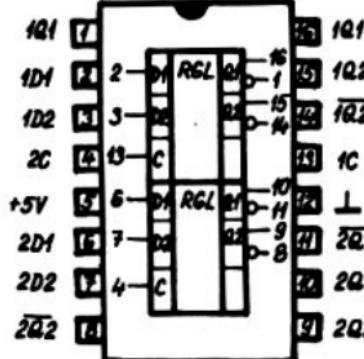
TAB. 3.1

Kroužek u vstupu R i S ve schematické značce nás však upozorňuje, že v tomto případě je důležitý signál 0. Je-li přiveden na vstup R, klopný obvod přejde do stavu 0 /nebo tam zůstává/, je-li přiveden na vstup S, klopný obvod přejde do stavu 1 /nebo tam zůstává/. Pokud jsou na obou vstupech R, S jedničky, nemají vstupy R, S vliv na činnost klopného obvodu. Dvě nuly na vstupech R, S jsou nepřípustné. Názorně je funkce vidět ze zkrácené tabulky stavů. Symbol X znamená, že na stavu nezáleží, může tam být 0, 1 nebo přechod. Klopné obvody mají vyvedeny přímé i negované výstupy /Q, \bar{Q} /.

4 klopné obvody typu D

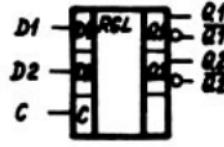
Integrovaný obvod

MH 7475 obsahuje dvě dvojice klopných obvodů typu D. Každá dvojice má společný hodinový vstup. Funkce tohoto klopného obvodu typu D se podstatně liší od klopného obvodu v MH 7474. Pokud je na hodinovém vstupu C jednička, stav klopného obvodu se mění podle hodnoty na vstupu D. Jakmile se na vstupu C objeví nula, stav klopného obvodu se signálem na vstupu D nemůže změnit. Klopné obvody mají vyvedeny přímé i negované výstupy.



OBR. 3.9

ty na vstupu D. Jakmile se na vstupu C objeví nula, stav klopného obvodu se signálem na vstupu D nemůže změnit. Klopné obvody mají vyvedeny přímé i negované výstupy.



OBR. 3.10

D	C	Q_t	Q_{t+1}
0	1	X	0
1	1	X	1
X	0	0	0
X	0	1	1

TAB. 3.2

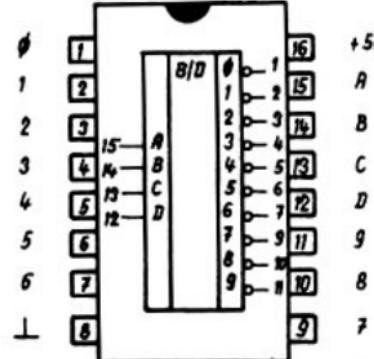
Protože integrované obvody řady MH 74 jsou velmi rychlé a tím i náchylné ke kmitání, je výhodné je nepropojovat příliš dlouhými spoji. Zvláště spoje hodinových vstupů klopných obvodů musí být co nejkratší!

Integrované obvody zapojujeme ve stavebnici KYBER 1 prostřednictvím objímek. Doporučujeme Vám, abyste si celé zapojení sestavili a vždy je velmi pečlivě prohlédli, dříve než budete integrované obvody zasouvat do objímek. Při vyjmání integrovaných obvodů z objímek se vyplatí pomocí šroubováku jemně nadzvednout integrovaný obvod na obou kratších stranách pouzdra. Uvolněný obvod potom vyjmeme rukou.

Pro složitější zapojení je nutné stavebnici doplnit o další typy integrovaných obvodů. V tomto návodu naleznete pouze základní údaje, další informace jsou v katalogu k.p. Tesla Rožnov nebo v literatuře.

MH 7442

Převodník z kódu BCD na kód jedna z deseti



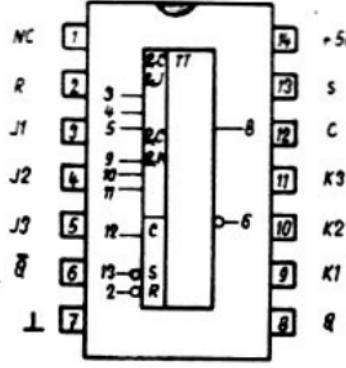
OBR. 3.11

VSTUPY				VÝSTUPY									
D	C	B	A	0	1	2	3	4	5	6	7	8	9
0	0	0	0	0	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1	1	1
0	1	1	0	1	1	1	1	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0
1	0	1	0	1	1	1	1	1	1	1	1	1	1
1	0	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	0	1	1	1	1	1	1	1	1	1	1
1	1	0	1	1	1	1	1	1	1	1	1	1	1
1	1	1	0	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1

TAB. 3.3

Signál O se objeví pouze na jednom výstupu, pokud kombinace na vstupech odpovídá dvojkovému zápisu čísel 0 až 9.

MH 7472

Klopny obvod typu JK

OBR. 3.12

R	S	C	J	K	Q ₂	Q ₁
0	1	X	X	X	X	0
1	0	X	X	X	X	1
0	0	X	X	X	X	-
1	1	⊟	0	0	0	0
1	1	⊟	0	0	1	1
1	1	⊟	0	1	X	0
1	1	⊟	1	0	X	1
1	1	⊟	1	1	0	1
1	1	⊟	1	1	1	0

TAB. 3.4

NC ... nezapojeno

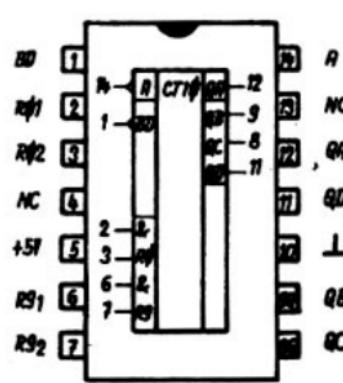
J = J₁ . J₂ . J₃K = K₁ . K₂ . K₃

⊟ ... impuls /signál

musí přejít z 0 do 1

a zpátky do 0/

O stavu klopného obvodu po skončení impulsu na hodinovém vstupu /Q_{t+1}/ rozhodují dva nezávislé vstupy J, K. Vstup J /K/ klopného obvodu je ovládán logickým součinem stavů na třech vstupech J₁, J₂, J₃ /K₁, K₂, K₃/ integrovaného obvodu.



OBR. 3.13

R91	R92	R91	R92	QA	QB	QC	QD
1	1	0	X	0	0	0	0
1	1	X	0	0	0	0	0
X	X	1	1	1	0	0	1
X	0	X	0				
0	X	0	X				
0	X	X	0				
X	0	0	X				

TAB. 3.5

A	QA
0	0
1	1
2	0
:	:

TAB. 3.6

BD	QD	QC	QB
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	0	0	0
:	:	:	:

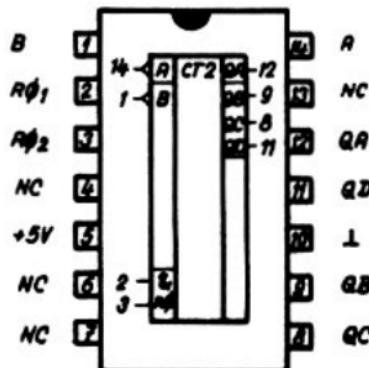
TAB. 3.7

A	QD	QC	QB	QA
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
0	0	0	0	0

TAB. 3.8

Tabulky 3.5 až 3.8 zachycují funkci čítání /čísla na vstupech A, BD představují počet přivedených hodinových impulsů/.

MH 7490A se skládá ze dvou čítačů:
z čítače do 2 se vstupem A a výstupem QA,
z čítače do 5 se vstupem BD a výstupy QB, QC, QD.
Spojením obou čítačů /např. propojením výstupu
QA na vstup BD/ získáme čítač do 10 se vstupem A
a výstupy QA, QB, QC, QD. Oba čítače mají společné
vstupy pro nastavení počátečního stavu do 0
/logický součin na vstupech R9₁ a R9₂/ a do 9
/logický součin na vstupech R9₁, R9₂/.

FUNKCE NASTAVOVACÍCH VSTUPŮ

RØ ₁	RØ ₂	QA	QB	QC	QD
1	1	0	0	0	0
X	0				
0	X				

TAB. 3.9

NC = NEZAPojeno

OBR. 3.14

ČÍTAČ DO 2

A	QA
0	0
1	1
2	0
⋮	⋮

TAB. 3.10

ČÍTAČ DO 16
(PROPOJEN VÝSTUP QA SE VSTUPEM B)

A	QD	QC	QB	QA
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0
⋮	⋮	⋮	⋮	⋮

TAB. 3.11

TAB. 3.12

Tabulky 3.9 až 3.12 popisují funkci čítání /čísla na vstupech A, B představují počet přivedených hodinových impulsů/. MH 7493 se skládá ze dvou čítačů:

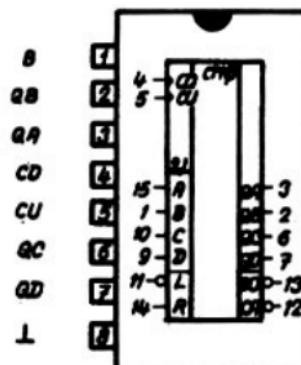
z čítače do 2 se vstupem A a výstupem QA,
z čítače do 8 se vstupem B a výstupy QB, QC, QD.
na vstup B/ získáme čítač do 16 se vstupem A
a výstupy QA, QB, QC, QD. Oba čítače mají společné vstupy pro nastavení počátečního stavu do 0 /logický součin RØ₁, RØ₂/.

MH 74192

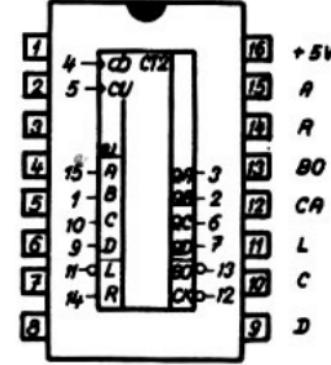
Synchronní obousměrný desítkový čítač

MH 74193

Synchronní obousměrný dvojkový čítač

MH 74192

OBR. 3.15

MH 74193

OBR. 3.16

MH 74192 a MH 74193 jsou synchronní obousměrné čtyřstupňové čítače. Synchronní činnost znamená, že výstupy /QA, QB, QC, QD/ se překládají přibližně současně, a to po příchodu čítaných impulsů na vstupy CD nebo CU. Tím se liší od asynchronní činnosti čítačů MH 7490A a MH 7493A, kde se výstupy překládaly postupně /signál na některém z výstupů např. QA byl teprve vstupním signálem pro další stupeň čítače/. Čítače MH 74192, MH 74193 jsou obousměrné, to znamená, že mohou čítat vpřed /od stavu 0 do stavu 10, případně 16/ nebo vzad /od stavu 10 nebo 16 do stavu 0/. Směr čítání je určen vstupem, na který přivádíme čítané impulsy. Vstup CU /count up/ je pro čítání vpřed, vstup CD /count down/ pro čítání vzad. Pro čítání je rozhodující okamžik přechodu z 0 do 1 na libovolném vstupu čítání. Pozor, na druhém vstupu čítání musí být stav 1. Čítače jsou čtyřstupňové, tj. skládají se ze čtyř klopných obvodů. Pro funkci čítání platí stejné tabulky jako u propojených čítačů asynchronních, MH 74192 odpovídá MH 7490A, MH 74193 odpovídá MH 7493A.

Čítače MH 74192, MH 74193 jsou plně programovatelné, tzn., že výstupy mohou být nastaveny do libovolného stavu tak, že na vstupy A, B, C, D přivedeme požadovaný stav a na vstup L přivedeme 0. Signál 1 na nulovacím vstupu R způsobí, že se všechny výstupy vynulují, a to nezávisle na čítacích impulsech a stavu na vstupech A, B, C, D.

Čítače mohou být řazeny za sebou bez přídavných logických členů pomocí výstupů označených "přenos" /CA/ a "záporný přenos" /BO/. Na výstupu "přenos" se při přeplnění čítače objeví impuls, který je stejně široký jako impuls přivedený na vstup čítání vpřed /CU/. Podobně se na výstupu "záporný přenos" objeví při přeplnění čítače v opačném směru impuls, který je stejně široký jako impuls přivedený na vstup čítání vzad /CD/. Jednoduché řazení čítačů za sebou můžete provést tak, že výstup "přenos" připojíte na vstup čítání vpřed a výstup "záporný přenos" na vstup čítání vzad následujícího čítače.

4. NĚKOLIK SLOV O STAVEBNICI KYBER 1

Dříve než přikročíme k prvním experimentům, doporučujeme, abyste si důkladně prohlédli všechny části stavebnice a seznámili se s jejím principem.

Základem stavebnice je deska s jednostranným plošným spojem. Při práci je tato deska položena na stole tak, že strana spojů je nahoru. Na tu stranu se pájejí jednotlivé součástky a drátové spoje. Měděná fólie, která tvoří plošný spoj, je chráněna před oxidací pájecím lakem.

Po obou delších stranách desky jsou pásy, na které se přivádí napájení. Na horní pás označený + 5 V se připojí kladné napětí, dolní pás se použije jako zemnicí. Pro první pokusy budeme stavebnici napájet plochou baterií s napětím 4,5 V. Na horní pás připojíme kladný pól zdroje, na dolní pás záporný pól baterie. Baterii připojíme k napájecím pásem dvěma vodiči. Na straně baterie můžeme tyto vodiče připojit nastrkovacími kontakty MODELÁ nebo kancelářskými sponkami. Nouzově lze vodiče na kontakty ploché baterie připájet.

Na levé straně desky je pole vyhrazené pro vstupní modul a na pravé straně pole pro výstupní modul. Tyto části stavebnice zapojíte, až se seznámité s funkcí klopných obvodů. Konstrukce vstupního a výstupního modulu je podrobně popsána v kap. 7.

Při prvních pokusech, popsaných v kap. 5 a 6, budeme využívat pouze střední část stavebnice. Zde jsou čtyři stejná místa vyhrazená pro integrované obvody a dvě skupiny po osmi pájecích místech pro univerzální použití.

Pole pro integrované obvody jsou označena čísly 1, 2, 3, 4. Pozice 1, 2 jsou umístěny v horní polovině desky, pozice 3, 4 v dolní polovině desky. Nalevo vedle místa pro integrované obvody č. 1 a 3 je první skupina osmi volných pájecích míst. Druhá skupina volných pájecích míst je nalevo vedle pozic 2, 4.

Na místo vyhrazené pro integrované obvody přileťte objímky s 2 x 8 vývody. Vývody objímek před osazením opatrně ohněte těsně u spodního okraje na vnější stranu o 90°. Před připájením doporučujeme vývody pocínovat.

Čísla vývodů 1 až 7 jsou na každé pozici na desce označena. Umístění čísel dalších vývodů závisí na tom, budete-li do objímky zasouvat integrovaný obvod se 14 nebo 16 vývody. V jednotlivých případech doporučujeme označit čísla dalších vývodů tužkou, nejlépe centrofixem, na odpovídající místa plošného spoje.

Objímky pájejte pozorně a dbejte na to, abyste cínlém nespojili plošky pro sousední vývody. Na zkraty mezi vývody je třeba dát pozor i při zapojování obvodů pro jednotlivé pokusy. Vývody propojujeme drátovými spoji podle schématu. Nezapomeňte na připojení napájecích vývodů integrovaných obvodů k napájecím pásem. Volná pájecí místa /čtverečky/ používáme jako pájecí body pro zapojení odporů, kondenzátorů, diod atd.

Postup při pájení:

Stavebnice KYBER 1 je řešena tak, aby bylo možno spoje pájet pohodlně pistolovou páječkou. K samotnému pájení je však nutné používat kala-funu a trubičkový cín s kalafunou. Postup provádění spojů:

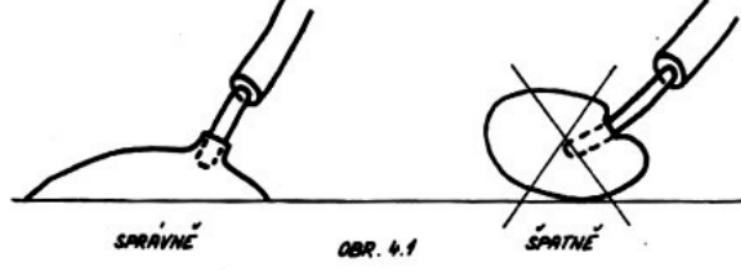
1. zkontrolujeme upevnění pájecího očka pistolové páječky;
2. hrot páječky /pájecí očko/ musí být čistý a pocínovaný;
3. před pájením každého spoje je nutné očko páječky zahřát, dotknout se kalafuny a potom trubičkového cínu. Na špičce pájecí smyčky se zachytí malá kapička cínu;
4. obnažený vodič /zbavený izolace/ očistíme a pocínujeme;
5. pocínovaný vodič přiložíme na plošku plošného spoje a zahřejeme pájecím očkem tak, až se cínová kapka rozlije po ploše. Pájecí očko oddálíme a páječku vypneme;
6. vodič ještě malou chvíliku musíme na plošném spoji přidržet, aby cín mohl v klidu vychladnout.

POZOR!!! Malé prohřátí spoje vytváří mechanicky nepevné spoje, označované jako tzv.

"studené spoje". Velké přehřátí cínu způsobí mechanickou nepevnost a špatnou vodivost a navíc může dojít k odloupnutí měděné fólie z plošného spoje.

Správný spoj je na povrchu lesklý, cín se rozteče a pevně přilne k plošnému spoji.

PROVEDENÍ SPOJE PÁJENÍ



Soupis součástek stavebnice:

Základní sestava stavebnice obsahuje tyto součástky:

součástka	typ	počet ks
1. objímka na IO	6 AF 49769	4
2. svíticí dioda	LQ 110.1	4
3. integrovaný obvod	MH 7400	1
integrovaný obvod	MH 7404	1
integrovaný obvod	MH 7474	1
integrovaný obvod	MH 7475	1
4. odpory TR 151	150 Ohm	4
	330 Ohm	4
	1 kOhm	4
	2.2 kOhm	4
5. kondenzátor	200 μ F/6V	1
6. deska plošného spoje		1
7. plochý vodič	PNLY	0,4 m
8. návod		1

Výrobce si vyhrazuje právo nahradit některé uvedené typy součástek jinými typy, které mají stejnou funkci.

5. POKUSY S KOMBINAČNÍMI OBVODY

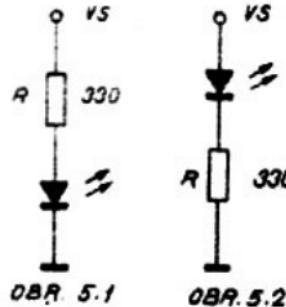
5.1 Lekce č. 1

Pokus č. 1 - Indikace logické jedničky

V úvodu jsme si řekli, že budeme pracovat s dvojhodnotovými signály. Napětí 0 až 0,8 V bude představovat jednu hodnotu, označenou jako logická nula. Napětí 2 až 5 V bude představovat druhou hodnotu, označenou jako logická jednička. Prakticky budeme postupovat tak, že máme-li zadat na některý vstup signál logické nuly, připojíme tento vstup na zemnicí pás, a chceme-li zadat na některý vstup signál logické jedničky, připojíme tento vstup na napájecí pás + 5 V.

Pro indikaci hodnoty logických signálů budeme v prvních pokusech používat svíticí diody.

Zapojení jednoduchého indikátoru jedničky /tj. obvodu signalizujícího přítomnost logické jedničky rozsvícením diody/ je na obr. 5.1.

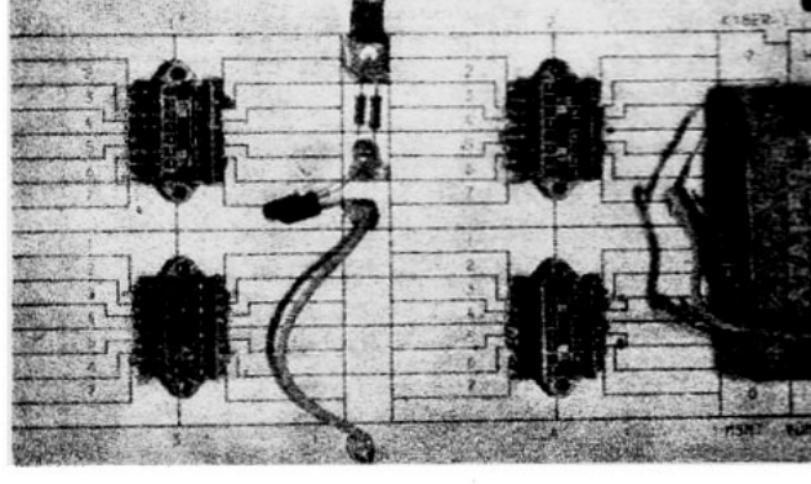


ISTUP VS	INDIKACE	POZNÁMKA
0	0	DIODA NESVÍTÍ
1	1	DIODA SVÍTÍ

OBR. 5.1

Katoda svíticí diody je uzemněna. Na anodu je připojen odpor 330Ω , jehož druhý konec tvoří vstup VS indikačního obvodu. Je-li tento vstup připojen na logickou nulu, obvodem neteče proud a dioda nesvítí. Připojíme-li na vstup VS logickou jedničku, teče obvodem proud a dioda svítí. Velikost proudu a tedy i intenzita svícení diody je určena velikostí odporu R. Pozor! Kdybychom odpor zkratovali a diodu připojili přímo mezi napájecí napětí a zemnicí pás, nebyl by proud omezen a dioda by se nadměrným proudem zničila.

Zapojte indikační obvod podle obr. 5.1 a ověřte funkci obvodu podle tabulky 5.1.



OBR. 5.3

Jednu z možností, jak zapojit obvod z obr. 5.1, vidíme na obr. 5.3. Na horní napájecí pás, na kterém je kladné napětí, je připojeno improvizované tlačítko, které nám umožňuje zapínat a vypínat proud v obvodu. Můžeme použít pásek pružného plechu /například kousek vývodu vyřazené ba-

terie/, připájený přímo na horní napájecí pás a ohnuty tak, aby se v klidové poloze nedotýkal kapky cínu, v níž je zapojen horní vývod odporu. Tato kapka cínu tedy představuje vstup obvodu, který je na obr. 5.1 označen VS. K dolnímu vývodu odporu je přesně podle obr. 5.1 připojena anoda svíticí diody. Kapka cínu, která vývod odporu spojuje s vývodem diody, je umístěna na samostatné políčko plošného spoje. Můžeme si vybrat libovolné volné políčko, avšak z praktického hlediska je vždy účelné vybrat takové, abychom nemuseli vývody součástek přilis ohýbat ani nastavovat. Katoda svíticí diody /dolní vývod/ je pak připojena na zemnicí pás drátovým spojem.

Přesvědčili jste se, že zapojení podle obr. 5.1 i obr. 5.2 funguje stejně, tedy dioda se rozsvítí, je-li na vstupu logická jednička. Nevýhodou obou těchto zapojení je velký proud, kterým indikátor zatěžuje výstup obvodu, na který je připojen.

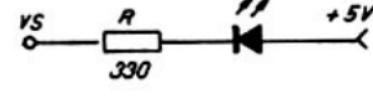
Kontrolní otázka č. 1

Co ukazuje jednoduchý logický indikátor zapojený podle obr. 5.1, jestliže na vstup VS nepřipojíme žádný signál?

Zapojte indikační obvod podle obr. 5.2 a ověřte jeho funkci /doplňte tabulku 5.2/.

VS	INDIKACE	POZNÁMKY
0		DIODA
1		DIODA

TAB. 5.2



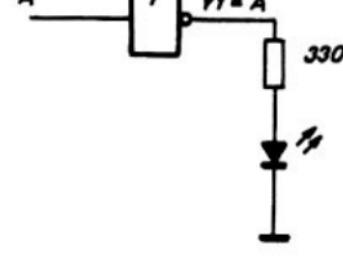
OBR. 5.4

Pokus č. 2 - Indikace logické nuly

Zapojte jiný typ jednoduchého logického indikačního obvodu podle obr. 5.4 a ověřte jeho funkci /vyplňte tabulku 5.3/.

VS	INDIKACE	POZNÁMKY

TAB. 5.3



OBR. 5.5

Kontrolní otázka č. 2

Připojíte-li na vstup VS obvodu podle obr. 5.4 logickou nulu, bude dioda svítit?

Kontrolní otázka č. 3

Připojíte-li na vstup A obvodu podle obr. 5.5 logickou jedničku, bude dioda svítit?

Poznámka:

Jistě jste se přesvědčili, že v indikačním obvodu zapojeném podle obr. 5.4 se dioda rozsvítí, přivedeme-li na vstup logickou nulu. Nevýhodou tohoto zapojení je opět velký zatěžovací proud.

5.2 Lekce č. 2

Pokus č. 3 - Logická negace, logická funkce opakování

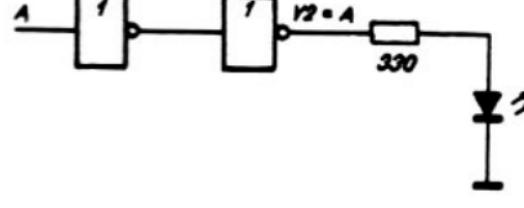
Do objímky zasuňte integrovaný obvod MH 7404. Tento obvod obsahuje 6 logických invertorů /zapojení vývodů je na obr. 3.6/. Připojte napájecí vývody a ověřte postupně funkci všech invertorů podle tabulky 5.4. Logické stavy na výstupu indikujte logickým indikátorem logické jedničky

INSTITUT	VÝSTUP
A	Y ₁
0	1
1	0

TAB. 5.4

Logické invertory vykonávají funkci logické negace /NOT/

Zapojte obvod podle obr. 5.6 a ověřte jeho funkci /doplňte tabulku 5.5/.



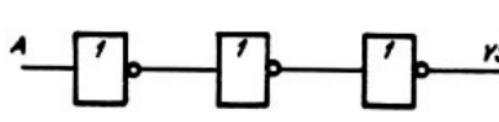
OBR. 5.6

A	Y ₂
0	-
1	-

TAB. 5.5

Logický obvod sestavený ze dvou logických členů negace zapojených za sebou vykonává logickou funkci opakování. Tuto funkci někdy zkráceně označujeme "ANO", podobně funkci negace označujeme "NE".

Zapojte obvod podle obr. 5.7 a ověřte jeho funkci /doplňte tabulku 5.6/.



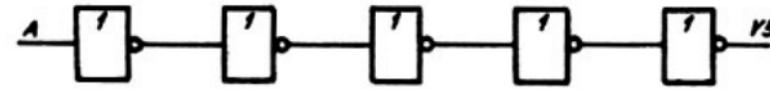
OBR. 5.7

A	Y ₃
0	-
1	-

TAB. 5.6

Kontrolní otázka č. 4

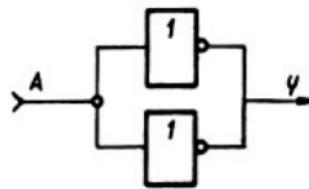
Jakou logickou funkci vykonává zapojení podle obr. 5.8?



OBR. 5.8

Pokus č. 4 - Logický zisk

Zapojte obvod podle obr. 5.9 a ověřte jeho funkci /doplňte tabulku 5.7/.



OBR. 5.9.

A	Y
0	.
1	.

TAB. 5.7

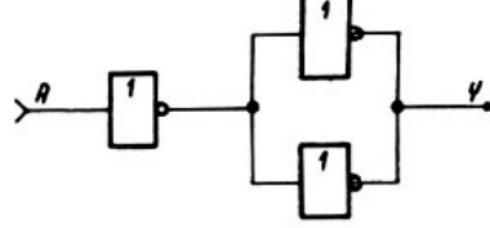
Paralelně zapojené invertory vykonávají opět funkci logické negace. Paralelním zapojením se však zvýší zatížitelnost logického obvodu, která se vyjadřuje tzv. logickým ziskem. Pro invertory integrovaného obvodu MH 7404 je povolen logický zisk 10. To znamená, že výstup každého z nich smí být zatížen až deseti vstupy jiných obvodů. Paralelním zapojením dvou obvodů se logický zisk zdvojnásobí, takže zapojení podle obr. 5.9 má logický zisk 20.

Kontrolní otázka č. 5

Kolik vstupů integrovaných obvodů lze připojit na výstup logického obvodu, který má logický zisk 30?

Kontrolní otázka č. 6

Jakou logickou funkci bude vykonávat obvod zapojený podle obr. 5.10?

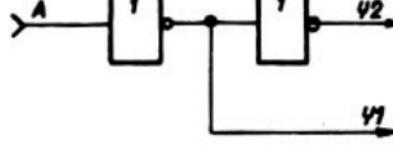


OBR. 5.10

Kontrolní otázka č. 7

Jaký logický zisk má obvod podle obr. 5.10?

Zapojte logický obvod podle obr. 5.11 a ověřte jeho funkci /doplňte tabulku 5.8/.

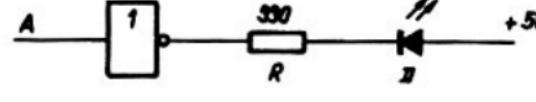


A	Y1	Y2
0	.	.
1	.	.

OBR. 5.11

TAB. 5.8

Zapojte logický obvod podle obr. 5.12.



OBR. 5.12

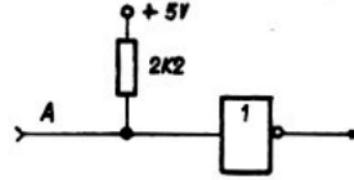
Připojíme-li na vstup A logickou nulu, je na výstupu invertoru logická jednička a dioda D nesvítí. Připojíme-li na vstup A logickou jedničku, bude na výstupu logická nula a dioda D bude svítit. Ověřte si, že zapojení podle obr. 5.12 se chová jako indikátor logické jedničky. Toto zapojení má menší zatěžovací proud než jednoduchý indikátor podle obr. 5.1 nebo 5.2, a proto je výhodnější. Logický indikátor podle obr. 5.12 zatěžuje výstup, na který je připojen pouze jako jeden logický vstup /snižuje logický zisk o 1/.

Kontrolní otázka č. 8

Jaký logický signál bude indikovat logický indikátor podle obr. 5.12, není-li na vstup A připojen žádny vodič?

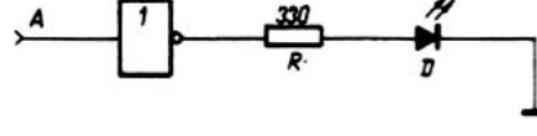
Pokus č. 5 - Ošetření vstupů a výstupů

Ověřte si, že nezapojený vstup se chová jako by byl připojen na logickou jedničku. V praxi se ovšem doporučuje nepoužívat nezapojené vstupy, protože na takových vstupech se snadno objeví rušivé signály, které mohou způsobit chybnou funkci obvodu. Vstupy, které nejsou trvale připojeny k nějakému logickému signálu, proto ošetřujeme připojením odporu, který je druhým koncem připojen na napájecí napětí + 5 V /obr. 5.13/.



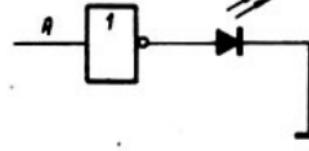
OBR. 5.13

Zapojte obvod podle obr. 5.14.



OBR. 5.14

Je-li vstup A připojen na logickou jedničku nebo je nezapojen, je na výstupu invertoru logická nula a dioda D nesvítí. Je-li na vstupu A logická nula, dioda svítí. Obvod podle obr. 5.14 pracuje jako indikátor logické nuly. Pokud tento obvod používáme pouze k indikaci a nepoužíváme výstup logického invertoru k jiným účelům, můžeme odpor R v zapojení podle obr. 5.14 vypustit /obr. 5.15/.

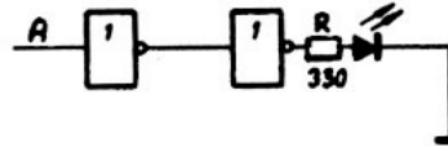


OBR. 5.15

Výstupní proud se při svícení /logická nula na vstupu A/ automaticky omezí asi na 15 mA. Na výstupu invertoru je však napětí pouze asi 1,5 V, které nelze použít jako logickou jedničku. Pozor! V zapojení podle obr. 5.12 nelze odpor R vypustit.

Kontrolní otázka č. 9

Jaký logický signál na vstupu A bude indikován rozsvícením diody D v logickém indikačním obvodu podle obr. 5.16?

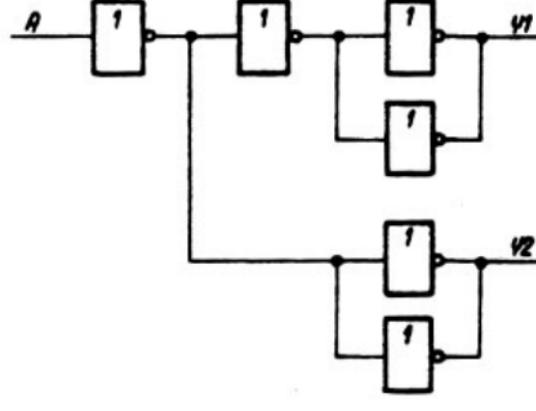


OBR. 5.16

Tento logický indikátor se chová stejně jako zapojení podle obr. 5.12, tedy jako indikátor logické jedničky. Při dalších pokusech můžete používat jako logický indikátor jedno z těchto zapojení.

Kontrolní otázka č. 10

Doplňte a ověřte pravdivostní tabulku zapojení podle obr. 5.17.



OBR. 5.17

A	Y1	Y2
0	.	.
1	.	.

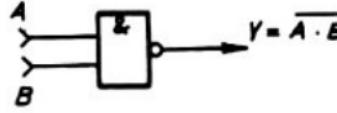
OBR. 5.9

5.3 Lekce č. 3

Pokus č. 6 - Logický obvod NAND

Do objímky zasuňte integrovaný obvod MH 7400. Tento obvod obsahuje 4 dvouvstupové obvody NAND /negovaný logický součin/. Zapojení vývodů je na obr. 5.18 /blíže viz 3. kap., obr. 3.5/.

U všech čtyř obvodů ověřte logickou funkci NAND podle následující pravdivostní tabulky



OBR. 5.18

B	A	Y
0	0	1
0	1	1
1	0	1
1	1	0

TAB. 5.10

Zapojte logický obvod NAND podle obr. 5.19 a ověřte funkci /doplňte pravdivostní tabulku 5.11/.



OBR. 5.19

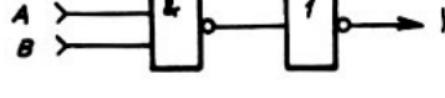
A	Y
0	-
1	-

TAB. 5.11

Logický obvod NAND s propojenými vstupy se chová jako logický invertor.

Kontrolní otázka č. 11

Jakou logickou funkci vykonává obvod zapojený podle obr. 5.20? Doplňte pravdivostní tabulku 5.12.



OBR. 5.20

B	A	Y
0	0	-
0	1	-
1	0	-
1	1	-

TAB. 5.12

Logické obvody NAND nebo AND se často používají jako tzv. hradla. Předpokládejme například, že vstup A /obr. 5.20/ je signálový vstup hradla a vstup B řídící vstup. Je-li na řídícím vstupu B signál logické nuly /B = 0/, bude na výstupu logická nula /Y = 0/ bez ohledu na logickou hodnotu na signálovém vstupu A. Říkáme, že hradlo je zavřeno. Logická nula na vstupu B blokuje signál A.

Připojíme-li na řídící vstup B logickou jedničku /B = 1/, bude výstupní signál určen signálem A /Y = A/. Říkáme, že hradlo je otevřeno. Otevřené hradlo sestavené z obvodu AND se chová jako logická funkce ANO.

Funkci hradla AND s informačním vstupem A a řídicím vstupem B lze popsat následující pravdivostní tabulkou:

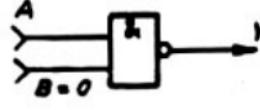
B	y
0	0
1	A

TAB. 5.13

Kontrolní otázka č. 12

Jaký logický signál je na výstupu zavřeného hradla NAND /B = 0/ podle obr. 5.21?

Doplňte pravdivostní tabulku 5.14.



OBR. 5.21

A	y
0	.
1	.

TAB. 5.14

Kontrolní otázka č. 13

Jaký logický signál je na výstupu otevřeného hradla NAND /B = 1/ podle obr. 5.21?

Doplňte pravdivostní tabulku 5.15.

A	y
0	.
1	.

TAB. 5.15

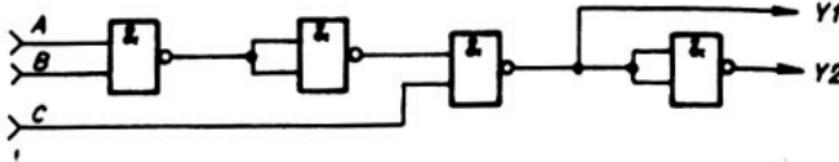
Funkci hradla NAND s informačním vstupem A a řídicím vstupem B lze popsat následující pravdivostní tabulkou.

B	y
0	1
1	0

TAB. 5.16

Pokus č. 7 - Kombinační logický obvod s hradly NAND

Zapojte obvod podle obr. 5.22 a ověřte jeho funkci.



OBR. 5.22

C	B	A	Y1	Y2
0	0	0	·	·
0	0	1	·	·
0	1	0	·	·
0	1	1	·	·
1	0	0	·	·
1	0	1	·	·
1	1	0	·	·
1	1	1	·	·

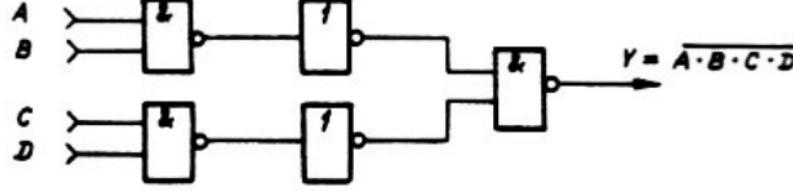
TAB. 5.17

Na výstupu Y1 je logická funkce NAND a na výstupu Y2 logická funkce AND tří vstupů A, B, C.

$$Y_1 = \overline{A \cdot B \cdot C}, \quad Y_2 = A \cdot B \cdot C$$

Pokus č. 8 - Čtyřvstupový obvod NAND

Ověřte zapojení čtyřvstupového obvodu NAND podle obr. 5.23.



OBR. 5.23

D	C	B	A	Y
0	0	0	0	·
0	0	0	1	·
0	0	1	0	·
0	0	1	1	·
0	1	0	0	·
0	1	0	1	·
0	1	1	0	·
0	1	1	1	·
1	0	0	0	·
1	0	0	1	·
1	0	1	0	·
1	0	1	1	·
1	1	0	0	·
1	1	0	1	·
1	1	1	0	·
1	1	1	1	·

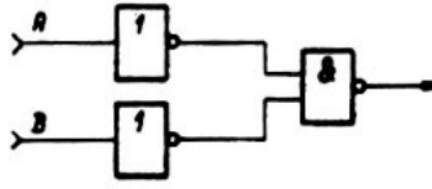
TAB. 5.18

Kromě dvouvstupových obvodů NAND /MH 7400/, se vyrábějí i třívstupové obvody NAND /MH 7410/, čtyřvstupové obvody NAND /MH 7420, MH 7440/ a osmivstupové obvody NAND /MH 7430/.

5.4 - Lekce č. 4

Pokus č. 9 - Logická funkce OR, NOR

Zapojte obvod podle obr. 5.24 a ověřte jeho funkci /doplňte pravdivostní tabulku/.



OBR. 5.24

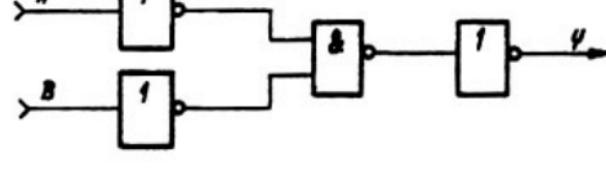
B	A	Y
0	0	•
0	1	•
1	0	•
1	1	•

MŠ. 5.19

Tento obvod vykonává logickou funkci OR /logický součet/
 $Y = A + B$

Kontrolní otázka č. 14

Jakou logickou funkci vykonává logický obvod zapojený podle obr. 5.25?



OBR. 5.25

Zapojte obvod podle obr. 5.25 a ověřte jeho funkci.

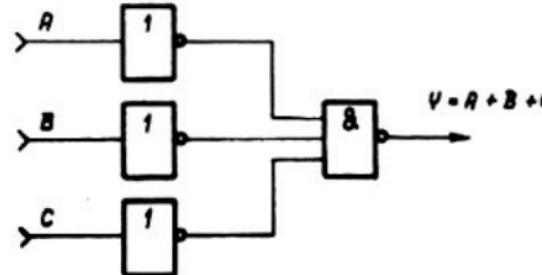
B	A	Y
0	0	•
0	1	•
1	0	•
1	1	•

MŠ. 5.20

Obvod vykonává logickou funkci NOR /negovaný logický součet/ dvou vstupů A, B.

Pokus č. 10 - Třívstupový obvod OR

Zapojení třívstupového obvodu OR je na obr.
5.26.



OBR. 5.26

Zapojte třívstupový logický obvod OR a ověťte jeho funkci /doplňte pravdivostní tabulku/.

C	B	A	Y
0	0	0	•
0	0	1	•
0	1	0	•
0	1	1	•
1	0	0	•
1	0	1	•
1	1	0	•
1	1	1	•

TAB. 5.21

Rovněž obvod OR nebo NOR lze využít ve funkci hradla. Toto hradlo se ovšem otevírá logickou nulou a zavírá logickou jedničkou na řídicím vstu-
pu.

Pravdivostní tabulka hradla OR:

B	Y
0	0
1	1

TAB. 5.22

Pravdivostní tabulka hradla NOR:

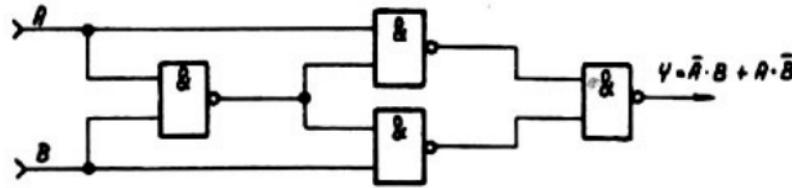
B	Y
0	1
1	0

TAB. 5.23

5.5 - Lekce č. 5

Pokus č. 11 - Logická funkce nonekvivalence

Zapojte obvod podle obr. 5.27 a ověřte chování obvodu podle pravdivostní tabulky 5.24.



OBR. 5.27

B	A	Y
0	0	0
0	1	1
1	0	1
1	1	0

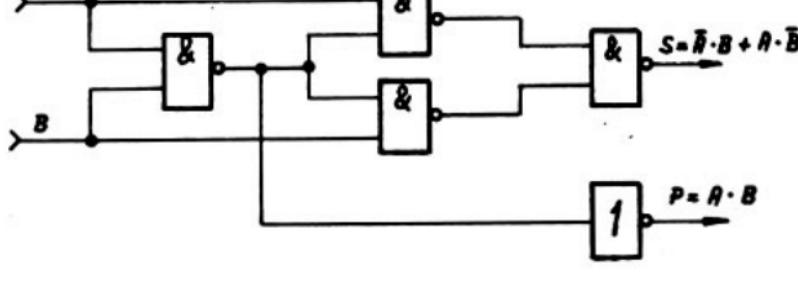
TAB. 5.24

Funkce Y má hodnotu logické jedničky, jsou-li obě vstupní hodnoty různé. Mají-li oba vstupy stejnou hodnotu, je hodnota funkce nulová. Takové funkci se říká nonekvivalence /EXCLUSIVE OR/.

Pokus č. 12 - Poloviční sčítadla

Všimněte si, že logická funkce nonekvivalence představuje hodnotu aritmetického součtu při sčítání dvou dvojkových číslic /0 + 0 = 0, 0 + 1 = 1, 1 + 0 = 1, 1 + 1 = 0, přenos = 1/. Doplňme-li obvod podle obr. 5.27 obvodem pro výpočet hodnoty přenosu /funkce AND/, dostaneme zapojení tzv. poloviční sčítadky, která je základem aritmetické jednotky číslicového počítače.

Zapojení poloviční sčítadky je na obr. 5.28.



OBR. 5.28

Kontrolní úloha č. 15

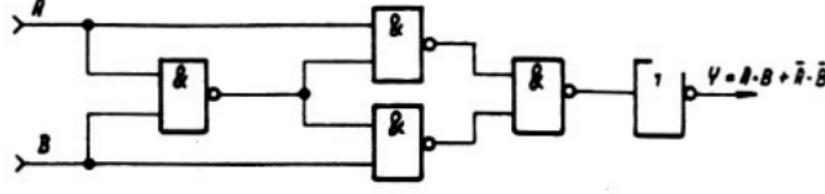
Zapojte schéma podle obr. 5.28 a doplňte pravdivostní tabulku funkcí S a P.

B	A	S	P
0	0	•	•
0	1	•	•
1	0	•	•
1	1	•	•

OBR. 5.25

Pokus č. 13 - Logická funkce ekvivalence

Zapojte schéma podle obr. 5.29 a ověřte funkci obvodu /doplňte pravdivostní tabulku/.



OBR. 5.29

B	A	Y
0	0	•
0	1	•
1	0	•
1	1	•

OBR. 5.26

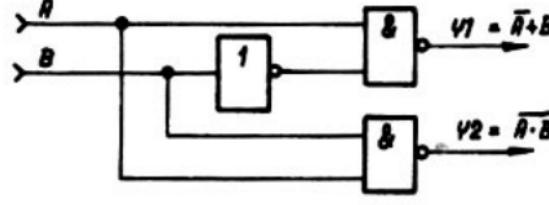
Funkce Y nabývá hodnoty logické jedničky, mají-li oba vstupy stejnou hodnotu /buď logické jedničky, nebo logické nuly/. Jsou-li obě vstupní hodnoty různé, nabývá funkce Y hodnoty nula. Této funkci se říká ekvivalence.

Obvody ekvivalence nebo nonekvivalence se často používají pro srovnávání logických signálů. Takovýto obvod se někdy nazývá komparátor /srovnávač/.

5.6 Lekce č. 6

Pokus č. 14 - Logický přepínač

Zapojte logické schéma podle obr. 5.30.



OBR. 5.30

Ověřte pravdivostní tabulkou funkci Y_1 a Y_2 .

B	A	Y_1	Y_2
0	0	1	1
0	1	0	1
1	0	1	1
1	1	1	0

MB. 5.27

Obvod pracuje jako demultiplexor neboli přepínač logického signálu A na výstup Y_1 nebo Y_2 , řízený vstupem B. Porovnejte funkci tohoto obvodu s následující pravdivostní tabulkou.

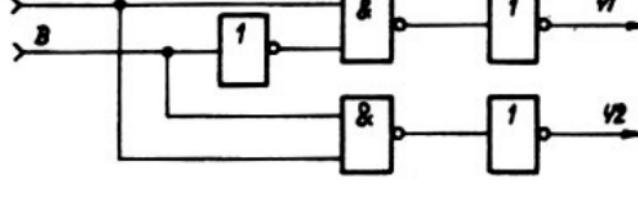
B	Y_1	Y_2
0	0	1
1	1	0

MB. 5.28

Vstupní signál A je přiveden paralelně na dvě hradla NAND. Jedno hradlo je řízeno signálem B, druhé jeho inversí. Zavřené hradlo má na výstupu logickou jedničku. Na výstupu otevřeného hradla je negovaný signál A.

Pokus č. 15 - Neinvertující logický přepínač

Zapojte logické schéma podle obr. 5.31. Ověřte funkci tohoto obvodu podle pravdivostní tabulky.



OBR. 5.31

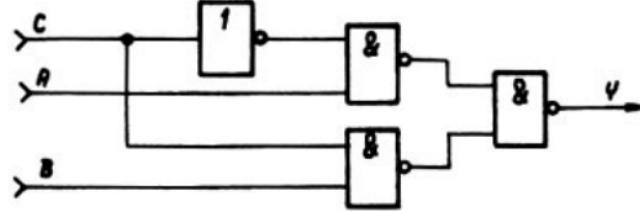
B	Y_1	Y_2
0	0	0
1	0	0

MB. 5.29

Zapojení na obr. 5.31 vykonává opět funkci logického přepínače, avšak tentokrát prochází vstupní signál A přepínačem beze změny. Proto se takový přepínač nazývá neinvertující logický přepínač.

Pokus č. 16 - Multiplexor

Zapojte schéma podle obr. 5.32.



OBR. 5.32

Doplňte pravdivostní tabulku zapojení podle obr. 5.32.

C	B	A	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Tab. 5.30

Všimněte si, že je-li vstupní signál C = 0, je výstupní signál Y určen logickou hodnotou vstupního signálu A a nezáleží na signálu B. Naopak pro C = 1 je výstup Y určen logickou hodnotou signálu B a nezáleží na signálu A.

Zapojení podle obr. 5.32 se říká multiplexor. Podle hodnoty řídícího signálu C je na výstup Y připojen buď logický signál A, nebo logický signál B. Tato funkce je popsána následující tabulkou.

C	Y
0	A
1	B

Tab. 5.31

5.7 - Lekce č. 7 - Kombinační logické obvody

Ve všech dosavadních pokusech jsme se zabývali pouze jednou velkou skupinou logických obvodů, tzv. kombinačními obvody.

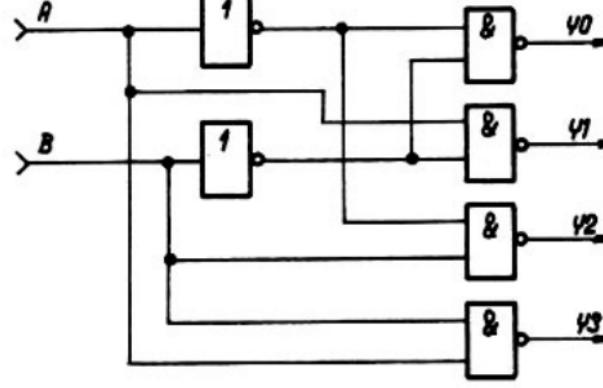
Kombinační logické obvody jsou takové, u nichž je výstup jednoznačně určen kombinací logických signálů na vstupech. Funkce těchto obvodů je např. vyčerpávajícím způsobem popsána pravdivostní tabulkou. Jednotlivé řádky pravdivostní tabulky lze volit v libovolném pořadí a výstupní signál je vždy určen pouze kombinací vstupních signálů v tomto řádku.

Do skupiny kombinačních logických obvodů zahrnujeme naše známé obvody logického součtu, logického součinu, obvody NAND, ale i řadu dalších složitějších obvodů, které je možno získat kombinací a vhodným propojením obvodů jednodušších.

Typickým představitelem kombinačních logických obvodů jsou např. různé převodníky kódů /dekodéry a kodéry/.

Pokus č. 17 - Zapojení dekodéru z přirozeného dvojkového kódu na kód jedna ze čtyř

Zapojte obvod podle obr. 5.33 a ověřte jeho funkci podle pravdivostní tabulky 5.32.



OBR. 5.33

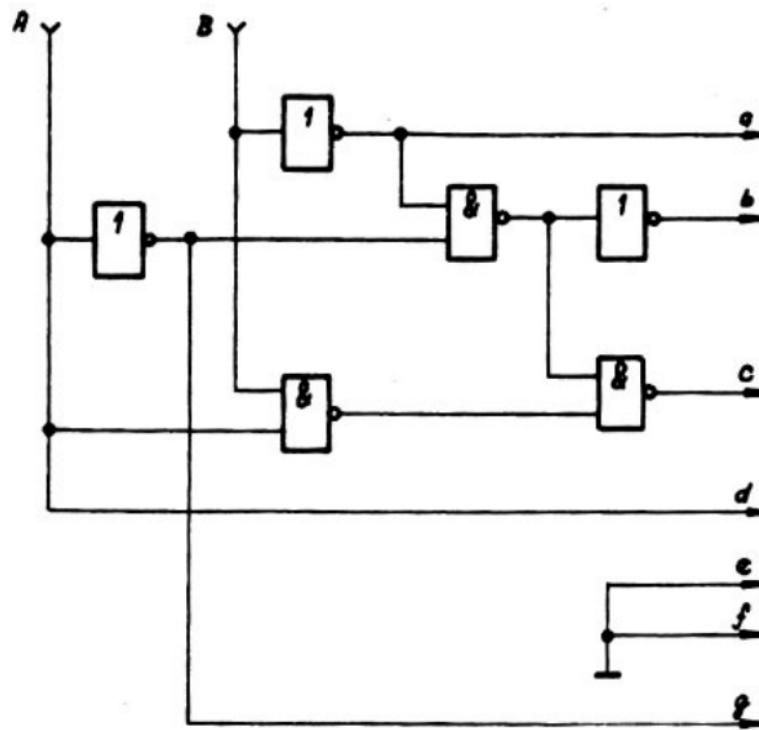
B	A	Y0	Y1	Y2	Y3
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0

TAB. 5.32

Zkoumaný obvod je příkladem dekodéru, tedy obvodu, který převádí znaky z jednoho kódu do druhého. V našem případě se jedná o dekodér, který převádí přirozený dvojkový kód na invertovaný kód "jedna ze čtyř". Pro každou kombinaci vstupních logických signálů je logická nula pouze na jednom z výstupů. Ostatní výstupy mají úroveň logické jedničky. Např. kombinaci vstupních signálů 00, která znamená číslo 0, odpovídá logická nula na výstupu Y0. Při kombinaci vstupních signálů 01, která odpovídá číslu 1, je logická nula na výstupu Y1 atd. až při kombinaci 11, která je dvojkovým kódem čísla 3, je logická nula na výstupu Y3.

Pokus č. 18 - zapojení jednoduchého dekodéru pro zobrazovací jednotku

Zapojte schéma logického obvodu podle obr. 5.34 a ověřte jeho funkci podle pravdivostní tabulky. K ověření použijte jednoduchého indikačního obvodu, připojovaného postupně na jednotlivé výstupy.



OBR. 5.34

B	A	a	b	c	d	e	f	g	Znak
0	0	1	1	1	0	0	0	1	L
0	1	1	0	0	1	0	0	0	H
1	0	0	0	0	0	0	0	1	O
1	1	0	0	1	1	0	0	0	P

TAB. 5.33

Tento dekodér umožňuje řídit sedmsegmentový zobrazovací člen tak, aby na něm svítily znaky L, H, O, P uvedené v posledním sloupci tabulky 5.33. Sedmsegmentový zobrazovací člen je součástka, která obsahuje sedm nezávisle ovládaných svíticích diod ve tvaru úseček /tzv. segmentů/, z nichž lze skládat číslice a některá písmena.

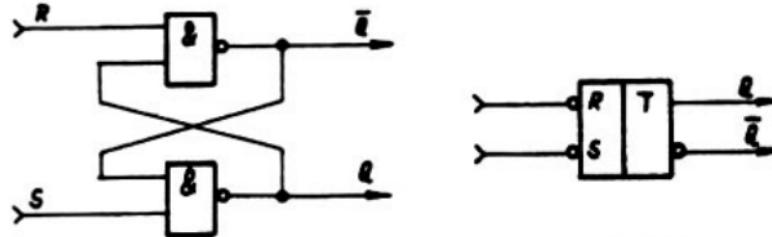
Některé často používané kombinační obvody, jako např. multiplexory, demultiplexory, dekodéry ap., se vyrábějí též jako složité integrované obvody, nazývané obvykle obvody střední hustoty integrace /MSI/.

6. POKUSY SE SEKVENČNÍMI OBVODY

6.1 - Lekce č. 8

Sekvenční logické obvody jsou takové, u nichž je logická hodnota na výstupu dána nejen kombinací logických hodnot na vstupech, ale i předchozím logickým stavem. Do této skupiny logických obvodů patří například všechny typy klopných obvodů, posuvné registry, čítače atd.

Pokus č. 19 - Klopný obvod RS z hradel NAND



OBR. 6.2

OBR. 6.1

Toto zapojení představuje klopný obvod RS. Pro funkci tohoto obvodu je podstatná tzv. kladná zpětná vazba, která je realizována spojením výstupů Q a \bar{Q} na vstupy obvodů NAND.

Funkce klopného obvodu RS podle obr. 6.1 je popsána tabulkou 6.1. Pro pochopení činnosti obvodu je nezbytná znalost pravdivostní tabulky obvodu NAND.

S	R	Q	\bar{Q}
0	0	1	1
0	1	1	0
1	0	0	1
1	1	Q	\bar{Q}

OBR. 6.1

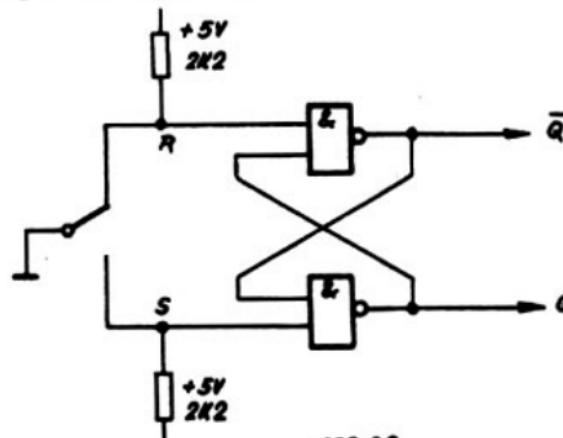
Při vstupech podle 1. řádku tabulky /R = S = 0/ je zpětná vazba přerušena /obě hradla NAND jsou zavřena/ a oba členy NAND pracují jako samostatné obvody. Tento stav se obvykle považuje za nepřípustný, protože je v něm porušena podmínka, že výstupy Q a \bar{Q} mají mít opačné hodnoty.

Druhý a třetí řádek odpovídá nastavení jedničky a nulování klopného obvodu. Připojíme-li logickou nulu na vstup S, objeví se v důsledku kladné zpětné vazby logická nula i na druhém vstupu dolního obvodu NAND. Na výstupu Q se tedy nastaví logická jednička /Q = 1/ a na výstupu \bar{Q} logická nula / $\bar{Q} = 0$. Toto nastavení zůstane stabilní i po odpojení logické nuly ze vstupu S /poslední řádek tabulky/.

Podobně funguje i nulování na vstupu R /3. řádek tabulky/. Připojíme-li logickou nulu na vstup R, nastaví se stav Q = 0, $\bar{Q} = 1$. Tento stav zůstane i po odpojení nuly ze vstupu R.

Při přechodu z druhého nebo třetího řádku tabulky na řádek čtvrtý nenastává žádná změna na výstupu. Přechod z prvního do čtvrtého řádku není definován. V tomto případě je třeba přecházet přes druhý nebo třetí řádek.

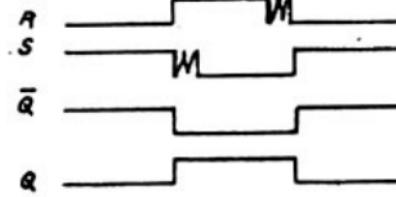
Klopny obvod RS se často používá jako tvarovací obvod, kterým se odstraňují rušivé přechodové děje při spínání mechanických kontaktů /spínač, přepínač/. Tvarovací obvod lze zapojit např. podle obr. 6.3.



OBR. 6.3

Je-li přepínač v klidové poloze /obr. 6.3/, mají výstupy úroveň $\bar{Q} = 1$, $Q = 0$. Po překlopení přepínače do opačné polohy se klopny obvod překlopí / $\bar{Q} = 0$, $Q = 1$. Po návratu přepínače do klidové polohy se opět nastaví původní stav. Ve stavebnici můžeme přepínač nahradit drátem spojeným se zemnicím pásem.

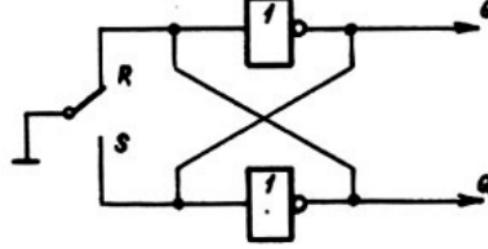
Casový průběh výše popsánoho děje je na obr. 6.4. Sepnutí mechanického kontaktu se při dostatečně velkém časovém měřítku jeví jako několikanásobné sepnutí a rozepnutí. Tento přechodový jev se ovšem na výstupu klopny obvodu RS neprojeví.



OBR. 6.4

Pokus č. 20 - Klopny obvod RS ze dvou invertorů

Pro funkci tvarovacího obvodu se někdy používá klopny obvod RS sestavený z invertorů /obr. 6.5/. Ověřte si jeho funkci.

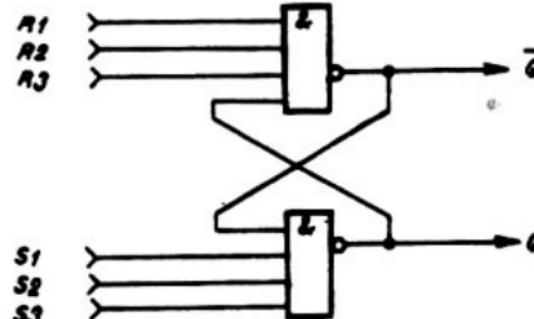


OBR. 6.5

U tohoto zapojení není třeba připojovat odpory na vstupy, protože vstupy jsou připojeny na výstupy logických invertorů.

Pokus č. 21 - Klopny obvod RS ze dvou čtyřvstu-pových hradel NAND.

Jako součást různých řídicích obvodů se často používají klopné obvody RS s několika nastavovacími a nulovacími vstupy. Na obr. 6.6 je příklad zapojení takového obvodu sestaveného ze dvou čtyřvstupových obvodů NAND.

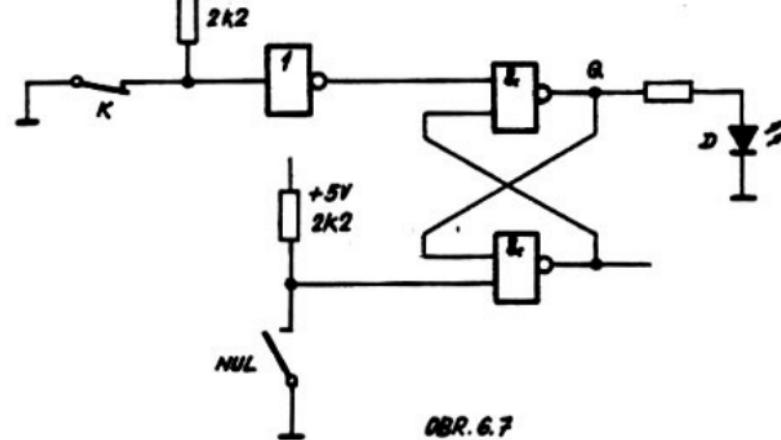


OBR. 6.6.

Obvod se nastaví do stavu $Q = 1$ připojením logické nuly na kterýkoliv ze vstupů S_1, S_2, S_3 . Připojením logické nuly na kterýkoliv ze vstupů R_1, R_2, R_3 se obvod vynuluje $/Q = 0$. Za nepřípustný stav se považuje přivedení logické nuly současně na některý ze vstupů R i S .

Pokus č. 22 - Hlídáč zásuvky nebo otevření dveří

Pomocí klopného obvodu RS můžete sestavit jednoduché hlídací zařízení, které vám bude indikovat, zda byl například překročen zákaz otevření zásuvky. Zapojení takového hlídacího obvodu je na obr. 6.7.



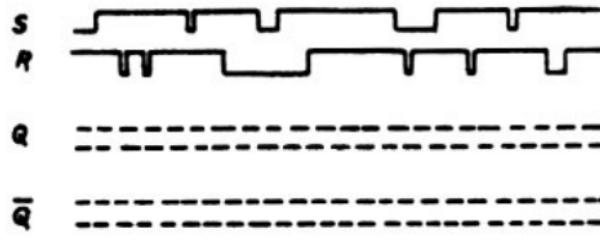
OBR. 6.7

Spínač K je tvořen tlačítkem připevněným k zadní stěně zásuvky. Je-li zásuvka zavřená, je tento spínač sepnut (obr. 6.7.). Po otevření zásuvky se spínač rozepne. Tím se objeví na vstupu inveroru logická jednička a na jeho výstupu logická nula. Po opětovném zavření zásuvky opět kontakt K sepně.

Po zavření zásuvky vynulujeme hlídací obvod skrytým tlačítkem NUL. Tím se klopny obvod RS nastaví do stavu $Q = 0$ a dioda D nesvítí. Překročí-li potom někdo náš zákaz a otevře zásuvku, překlopí se klopny obvod do stavu $Q = 1$ a dioda D se rozsvítí. Dioda zůstane svítit i po uzavření zásuvky, kdy bude na obou vstupech klopného obvodu RS logická jednička. Obvod lze vynulovat pouze tlačítkem NUL.

Kontrolní úloha č. 16

Nakreslete časové průběhy signálů na výstupech Q a \bar{Q} klopného obvodu RS, jsou-li zadány průběhy vstupních signálů R a S podle obr. 6.8. Ověřte své řešení na stavebnici.



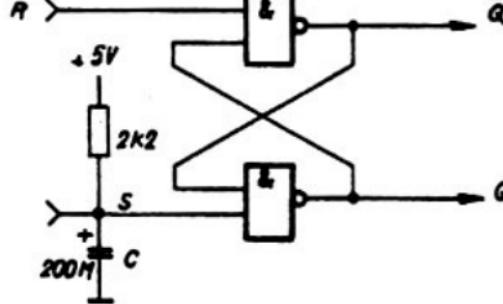
OBR. 6.8

6.2 - Lekce č. 9

Pokus č. 23 - Automatické nastavní klopného obvodu RS po zapnutí

Klopny obvod RS zapojený podle obr. 6.1 se po připojení napájení nastaví náhodně do jednoho ze dvou možných stavů. Je-li třeba zajistit, aby se obvod vždy nastavil do určitého stavu, je nutno jej doplnit nulovacím obvodem.

Příklad možného řešení je na obr. 6.9.

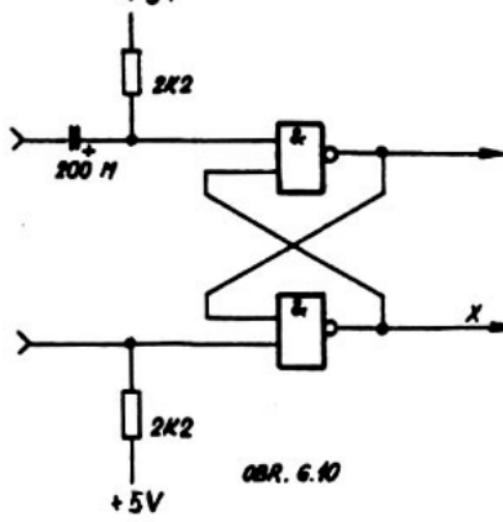


OBR. 6.9

Po připojení se začne nabíjet kondenzátor C. Po určitou dobu, než se kondenzátor nabije, bude na vstupu S logická nula. Obvod se tedy automaticky nastaví do stavu $Q = 1$.

Kontrolní úloha č. 17

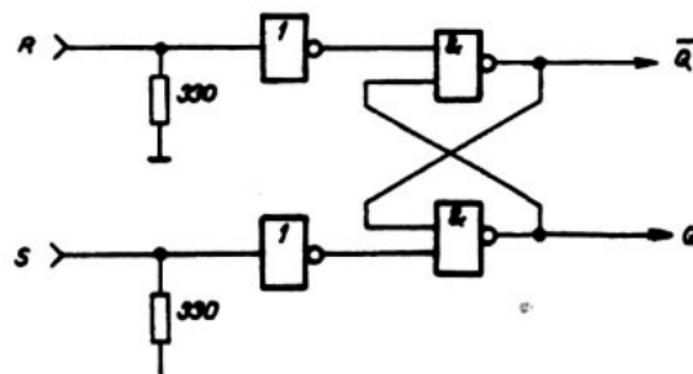
Do jakého stavu se nastaví výstup X klopného obvodu RS podle obr. 6.10 po připojení napájení?



OBR. 6.10

Pokus č. 24 - Klopny obvod RS s ošetřenými vstupy

Zapojte schéma podle obr. 6.11

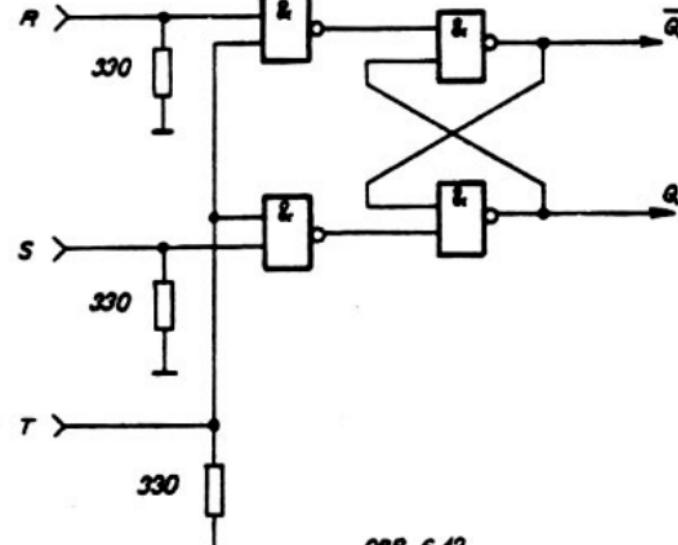


OBR. 6.11

Odpory zapojené mezi vstupy R a S a uzemnění, způsobí, že je na těchto vstupech logická nula. Připojíme-li na vstup R signál logické jedničky, nastaví se stav $Q = 0$, $\bar{Q} = 1$, tj. obvod se vynuluje. Klopny obvod RS zůstane vynulován i po odpojení logické jedničky ze vstupu R. Podobně se logickou jedničkou na vstupu S nastaví klopny obvod do stavu $Q = 1$, $\bar{Q} = 0$. Klopny obvod RS zapojený podle obr. 6.11 je překlápen logickými jedničkami na řídicích vstupech. Stav, kdy je na obou vstupech logická jednička, je nepřípustný.

Pokus č. 25 - Klopny obvod RS řízený hodinami

Zapojte schéma podle obr. 6.12



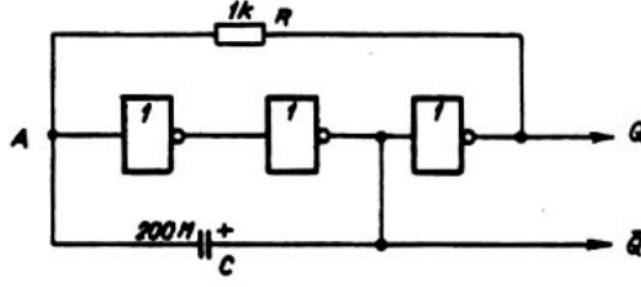
OBR. 6.12

Je-li na řídicí vstup T připojen signál logická jednička, pracuje obvod stejně jako zapojení podle obr. 6.11. Je-li na vstupu T logická nula, jsou vstupy R a S zablokovány a jakékoliv změny na těchto vstupech nemají vliv na stav klopného obvodu /obvod nereaguje na vstupy R, S/. Obvod lze překlápat jen po dobu logické jedničky na vstupu T.

6.3 - Lekce č. 10

Pokus č. 26 - Astabilní klopný obvod /multivibrátor/

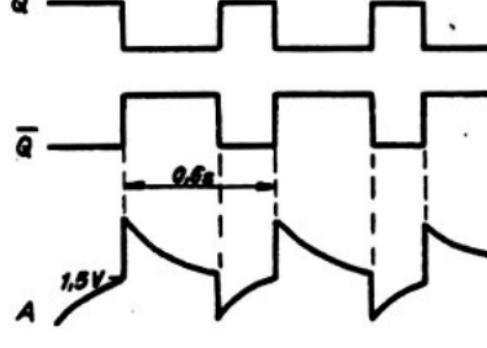
Zapojte obvod podle obr. 6.13.



OBR. 6.13

Obvod je sestaven ze tří invertorů zapojených za sebou. Z výstupu druhého invertoru / \bar{Q} / je zapojena kladná zpětná vazba přes kondenzátor C na vstupu prvního invertoru /A/, kam je připojen také odporník R z výstupu třetího invertoru /Q/.

Činnost tohoto obvodu si vysvětlíme pomocí časových průběhů signálů Q, \bar{Q} , A na obr. 6.14.



OBR. 6.14

Předpokládejme, že v bodě A je logická nula. Tím je určena i logická nula na výstupu \bar{Q} a jednička na výstupu Q. Z výstupu Q se bude přes odpor R nabíjet kondenzátor C a napětí v bodě A bude narůstat. Až dosáhne toto napětí rozlišovací úrovně asi 1,5 V, způsobí kladná zpětná vazba rychlé překlopení obvodu /Q = 0, $\bar{Q} = 1$. Skoková změna napětí se z výstupu Q přenese přes kondenzátor C do bodu A. Protože na výstupu Q je nyní logická nula, začne se kondenzátor C vybíjet a napětí v bodě A se bude snižovat. Po dosažení rozlišovací úrovně nastane opět lavinovité překlopení obvodu atd. Na výstupech Q a \bar{Q} se tedy periodicky střídají logické nuly a jedničky.

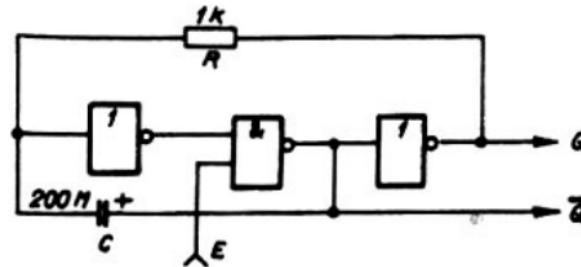
Tento obvod se nazývá astabilní klopný obvod nebo astabilní multivibrátor. Kmitočet výstupního signálu je určen velikostí časové konstanty RC. Pro správnou funkci obvodu by odporník R měl mít hodnotu v rozsahu 470 - 1k5.

Astabilní multivibrátor může být použit jako generátor řídicích /hodinových/ impulsů.

S hodnotami součástek podle obr. 6.14 bude perioda kmitavého průběhu asi 0,6 s.

Pokus č. 27 - Řízený astabilní klopný obvod

Zapojte obvod podle obr. 6.15.



OBR. 6.15

Toto zapojení se liší od předchozího tím, že druhý invertor z obr. 6.13 je nahrazen logickým obvodem NAND. Jeho druhý vstup je vyveden jako uvolňovací vstup E.

Je-li na vstupu E signál logické jedničky, pracuje obvod stejně jako zapojení podle obr. 6.13.

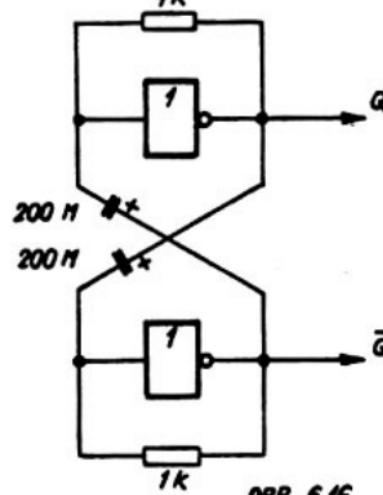
Je-li $E = 0$, je obvod zablokován a kmitání se zastaví.

Kontrolní otázka č. 18

Jaký logický signál je na výstupu Q zablokovaného astabilního multivibrátoru?

Pokus č. 28 - Astabilní klopný obvod

Jiné zapojení astabilního multivibrátoru je na obr. 6.16.

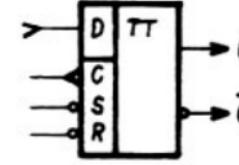


OBR. 6.16

Zapojte tento obvod a nakreslete průběhy signálů na výstupech Q a \bar{Q} .

Pokus č. 29 - Klopny obvod D /MH 7474/

Do objímky na stavebnici zasuňte integrovaný obvod MH 7474. Zapojení vývodů tohoto integrovaného obvodu je na obr. 3.7. Tento prvek obsahuje dva klopné obvody D, jejichž schematická značka je na obr. 6.17.



OBR. 6.17

Tento obvod má stejně jako klopny obvod RS přímý a negovaný výstup Q a \bar{Q} , nastavovací vstup S a nulovací vstup R. Z hlediska těchto vstupů se chová stejně jako klopny obvod RS.

Připojte logické indikační obvody na výstupy Q a \bar{Q} a vyzkoušejte funkci vstupů R, S. V klidu musí být oba tyto vstupy připojeny na logickou jedničku. Připojíme-li logickou nulu na vstup S, nastaví se stav $Q = 1$, $\bar{Q} = 0$. Tento stav zůstane zachován i po odpojení nuly ze vstupu S. Stejným způsobem se logickou nulou na vstupu R nastaví stav $Q = 0$, $\bar{Q} = 1$.

Kontrolní otázka č. 19

Jaká logická úroveň bude na výstupech Q a \bar{Q} , platí-li $R = S = 0$?

Kromě vstupů S, R má tento klopny obvod vstup D a hodinový vstup C. Je-li na nastavovacím a nulovacím vstupu logická jednička $/R = S = 1$, chová se klopny obvod D podle tabulky 6.2.

t_n	t_{n+1}	
D	Q	\bar{Q}
0	0	1
1	1	0

TAB. 6.2

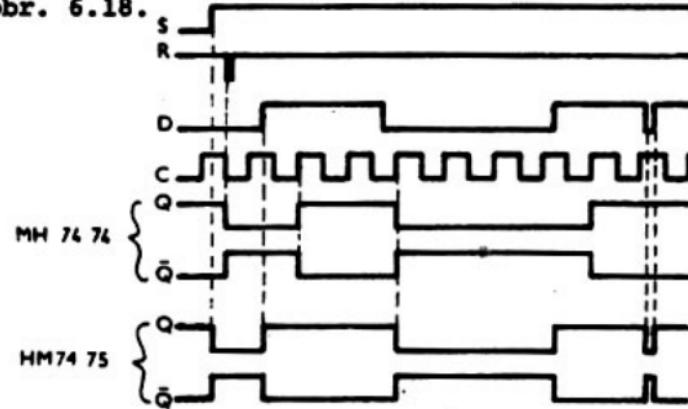
Levá část tabulky nadepsaná t_n odpovídá okamžiku před příchodem hodinového impulsu C. Pravá část tabulky nadepsaná t_{n+1} , odpovídá okamžiku po skončení hodinového impulsu.

Z tabulky je zřejmé, že stav na výstupu se mění podle úrovně logického signálu na vstupu D. Změna stavu na výstupu může nastat až s příchodem hodinového impulsu. Hodinovým impulsem C se logická hodnota signálu na vstupu D překopíruje na výstup Q.

Důležité je připomenout, že klopne obvody D integrovaného obvodu MH 7474 fungují tak, že změna stavu na výstupu nastává s příchodem náběžné hrany hodinového impulsu, tj. při přechodu signálu na vstupu C z logické nuly na logickou jedničku. Během náběžné hrany hodinového impulsu musí být signál na vstupu D ustálený. Jakékoli změny

na vstupu D během logické nuly nebo logické jedničky na hodinovém vstupu se neprojeví na výstupech.

Vyzkoušejte funkci obou klopných obvodů D integrovaného obvodu MH 7474 podle časových průběhů na obr. 6.18.

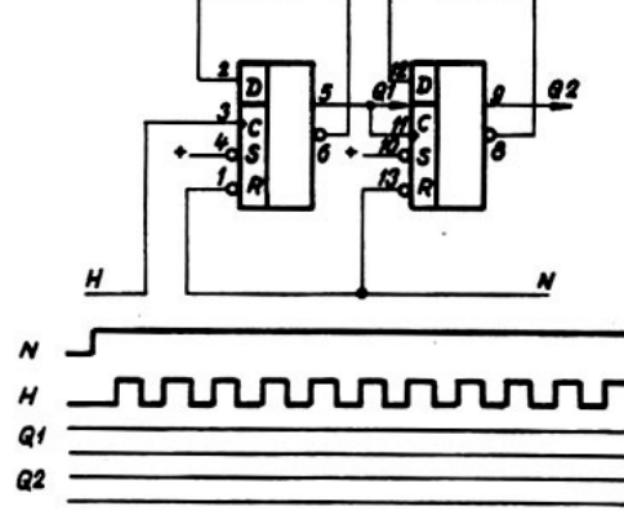


OBR. 6.18

POZOR! Při ověřování funkce je nutné, aby hodinový signál C měl vytvarované hrany. Jako tvarovací obvod je možno použít klopný obvod RS.

Pokus č. 30 - Sestupný čítač

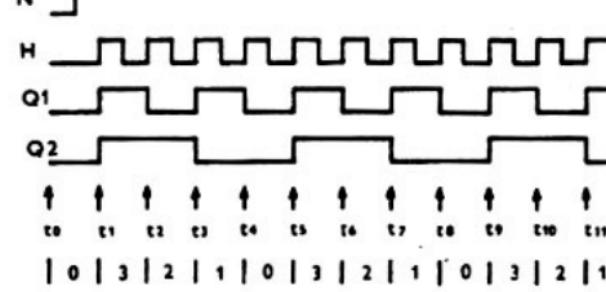
Doplňte časové průběhy signálů na výstupech Q_1 a Q_2 v zapojení podle obrázku č. 6.19. Doporučujeme nejdříve průběhy teoreticky odvodit a teprve potom ověřit na stavebnici.



OBR. 6.19

Těm, kterým dělalo teoretické řešení úlohy potíže, vysvětlíme, jak se postupuje při analýze chování takového obvodu.

Sledujte časové průběhy na obr. 6.20.



OBR. 6.20

Symbolem t_0 označíme časový okamžik počátku sledování časových průběhů. Dále označíme t_1 až t_{11} okamžiky aktivních hran hodinových impulsů. Jakékoli změny na výstupech mohou nastat pouze v okamžicích t_1 až t_{11} .

Signál N má na začátku úroveň logické nuly. Protože je tento signál přiveden na nulovací vstupy /R/ obou klopných obvodů D, budou od okamžiku t_0 do okamžiku t_1 oba výstupy Q1 i Q2 nulové.

V okamžiku t_1 už má signál N úroveň logické

jedničky, proto se dále neuplatní. Další chování obvodu bude záviset na stavu na vstupech D, a to vždy v okamžiku příchodu aktivní hrany hodinového impulsu. Protože oba vstupy D jsou připojeny na negované výstupy \bar{Q}_1 a \bar{Q}_2 , jsou v okamžiku tl na obou vstupech D logické jedničky. Prvním hodinovým impulsem se tedy překlopí první klopný obvod do stavu $Q_1 = 1$.

Protože výstup Q_1 je připojen na hodinový vstup druhého klopného obvodu, způsobí přechod z logické nuly do logické jedničky na výstupu Q_1 také překlopení druhého klopného obvodu $/Q_2 = 1/$. Tento stav bude trvat až do okamžiku t_2 , kdy budeme znova vyšetřovat stav na vstupech D.

Protože v okamžiku t_2 je na vstupu D prvního klopného obvodu logická nula, překlopí se první klopný obvod do nuly $/Q_1 = 0/$. Tento přechod neznamená aktivní hranu na hodinovém vstupu druhého klopného obvodu, a výstup Q_2 zůstane beze změny $/Q_2 = 1/$. Tento stav bude trvat až do okamžiku t_3 .

Stejným způsobem odvodíme, že v okamžiku t_3 se překlopí první klopný obvod do jedničky $/Q_1 = 1/$. Tento přechod způsobí překlopení druhého klopného obvodu do nuly $/Q_2 = 0/$.

Tímto způsobem lze postupně analyzovat chování celého obvodu. Jistě vás upoutají průběhy na výstupu Q_1 , kde je kmitočet výstupního hodinového signálu H dělen dvěma, a na výstupu Q_2 , kde je už výsledný kmitočet čtyřikrát menší než kmitočet hodinového signálu.

Analyzovaný obvod představuje tzv. dvojkový čítač. V našem případě je tento čítač dvoustupňový a čítá ve zpětném směru, jak je znázorněno v tabulce 6.3.

Q_2	Q_1	STAV ČÍTAČE
0	0	0 →
1	1	3 →
1	0	2 →
0	1	1 →

TAB. 6.3

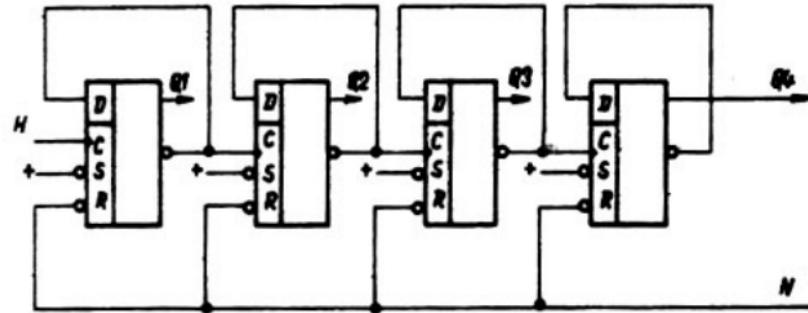
Vyjádříme-li stav výstupů Q_1 a Q_2 číslicí 0 až 3, bude po vynulování čítač ve stavu 0. Po prvním hodinovém impulsu budou hodnoty výstupů Q_1 , Q_2 dvojkově vyjadřovat číslo 3. Po druhém hodinovém impulsu bude stav čítače odpovídat číslu 2, po třetím hodinovém impulsu číslu 1. Čtvrtým hodinovým impulsem se čítač vynuluje. Jsou-li na vstup trvale přiváděny hodinové impulsy, střídají se periodicky stavy čítače podle tabulky 6.3.

Jistě si dovedete snadno představit rozšíření čítače o další stupně. Například třetí stupeň zapojený stejně jako první dva klopné obvody by se svým hodinovým vstupem připojil na výstup Q_2 .

Třístupňový nebo čtyřstupňový dvojkový čítač /sestavený ze dvou integrovaných obvodů MH 7474/ si můžete postavit a vyzkoušet na stavebnici.

Pokus č. 31 - Vzestupný čítač do 16

Do objímky na stavebnici zasuňte dva integrované obvody MH 7474 a zapojte obvod podle obr. 6.21.



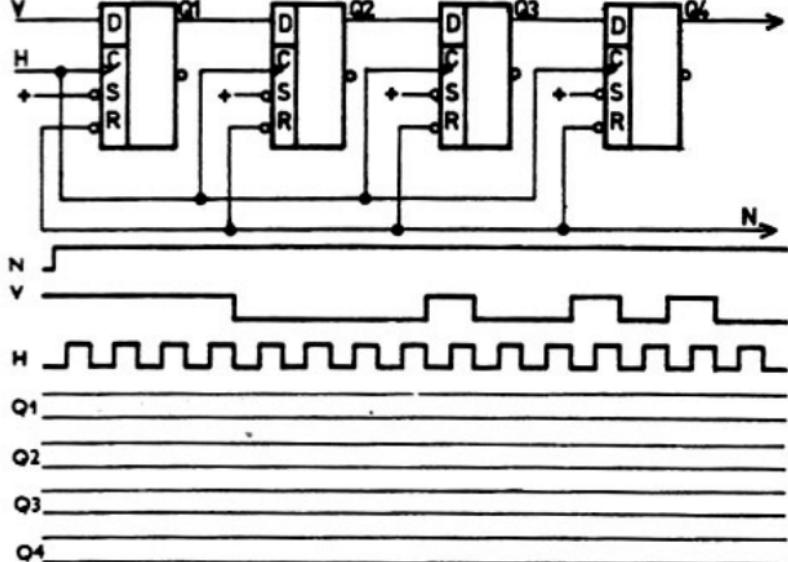
OBR. 6.21

Na stavebnici si můžete ověřit, že tento čítač čítá dopředu. To znamená, že s každým hodinovým impulsem se stav čítače zvětší o jedničku. Je-li čítač ve stavu 15, potom se následujícím hodinovým impulsem vynuluje a čítá znova od nuly do patnácti.

Pokus č. 32 - Čítač do 16 - Posuvný registr

Zapojte obvod podle obr. 6.22.

Doplňte časové průběhy signálů na výstupech Q1 až Q4. Průběhy odvoďte nejdříve teoreticky a potom ověřte na stavebnici.



OBR. 6.22

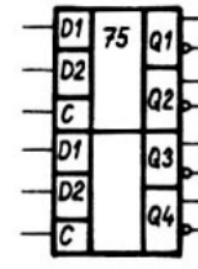
Toto zapojení představuje tzv. posuvný registr. S každou náběžnou hranou hodinového signálu H se nahraje na jednotlivé výstupy stav, který byl v tomto okamžiku na příslušných vstupech D.

6.5 - Lekce č. 12

Pokus č. 33 - Čtveřice klopných obvodů D typu MH 7475.

Do objímky na stavebnici zasuňte integrovaný obvod MH 7475. Pozor na připojení napájecích vývodů, které je odlišné od dosud používaných integrovaných obvodů /+ 5 V vývod 5, ZEM ... vývod 12, blíže viz obr. 3.9/.

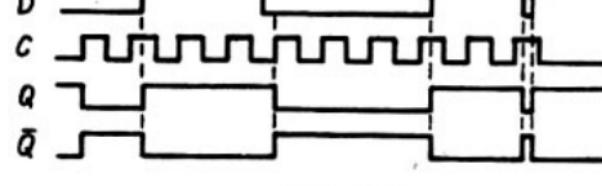
Schématická značka integrovaného obvodu MH 7475 je na obr. 6.23.



OBR. 6.23

Obvod obsahuje dvě dvojice klopných obvodů D. Každá dvojice má společný hodinový vstup C.

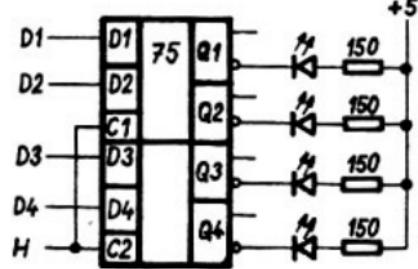
Tento obvod se liší od obvodu MH 7474 vyšším stupněm integrace a dále tím, že neobsahuje nulovací a nastavovací vstupy R,S. Funkce klopných obvodů D integrovaného obvodu MH 7475 je popsána stejnou tabulkou jako funkce MH 7474. Liší se však tím, že hodnota signálu na vstupu D se kopíruje na výstup Q po celou dobu trvání logické jedničky na hodinovém vstupu. Změny na vstupu D, které nastaly během logické jedničky na hodinovém vstupu, se tedy přímo projeví na výstupu. Rozdíl chování obou typů klopných obvodů D je patrný z obr. 6.24 a obr. 6.18. Vyzkoušejte na stavebnici funkci obvodu MH 7475 podle obr. 6.24.



OBR. 6.24

Pokus č. 34 - Logický indikátor s pamětí

Zapojte schéma podle obr. 6.25.



OBR. 6.25

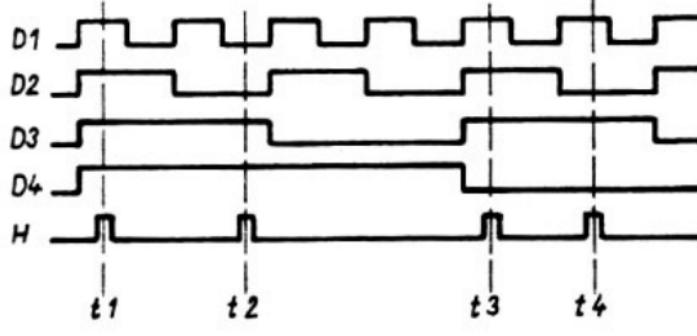
Zapojení pracuje jako čtyřnásobný logický indikátor s pamětí. Je-li na hodinovém vstupu logická jednička, pracují všechny čtyři indikátory se vstupy D1 až D4 známým způsobem, tj. jednotlivé diody svítí, jsou-li na příslušné vstupy D připojeny logické jedničky /nebo jsou-li tyto vstupy nezapojeny/.

Je-li na hodinovém vstupu H logická nula, nemají změny na vstupech D vliv na stav klopňových obvodů a tedy ani na indikaci.

Přijde-li na vstup H impuls logické jedničky, nahraje se do klopňových obvodů stav, který byl v okamžiku tohoto impulsu na vstupech D1 až D4. Pomocí tohoto obvodu lze snímat okamžité stavy proměnných logických signálů, např. výstupů čítačů ap. Po ukončení impulsu zůstane stav klopňových obvodů zachován a další změny na vstupech D nemají na indikaci vliv.

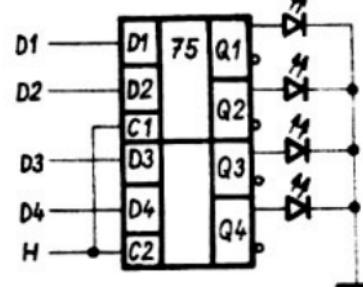
Kontrolní otázka č. 20

Na vstupy D1 až D4 jsou přivedeny signály podle obr. 6.26. Jaká bude indikace v okamžicích t1, t2, t3, t4 / dioda svítí = 1 / ?



OBR. 6.26

Zapojte schéma podle obr. 6.27.



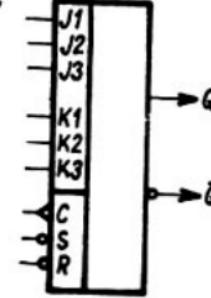
OBR. 6.27

Vyzkoušejte, že činnost tohoto logického indikačního obvodu je stejná jako obvodu podle obr. 6.25. V zapojení podle obr. 6.27 ovšem nelze dále použít logické signály na výstupech Q, protože při logické jedničce, kdy dioda svítí, je na těchto výstupech napětí jen asi 1,5 V.

6.6 - Lekce č. 13

Pokus č. 34 - Klopny obvod JK

Na obr. 6.28a je schematická značka klopného obvodu JK, který se vyrábí pod označením MH 7472 /blíže viz obr. 3.12/.



OBR. 6.28a

Klopny obvod JK integrovaného obvodu MH 7472 má opět dva výstupy /Q, \bar{Q} / a nastavovací a nulovací vstup /S, R/. Pomocí těchto vstupů lze obvod překlápat stejně jako klopny obvod RS.

Kromě těchto vstupů má klopny obvod JK hodinový vstup C, tři pomocné vstupy J /J1, J2, J3/ a ještě tři pomocné vstupy K /K1, K2, K3/. Vstupy J, stejně jako vstupy K, jsou spojeny funkcí logického součinu /J = J1.J2.J3, K = K1.K2.K3/.

Předpokládejme, že nastavovací a nulovací vstupy jsou připojeny na logickou jedničku /S = R = 1/. Pak se každým hodinovým impulsem přivedeným na vstup C nastaví výstup Q na logickou hodnotu podle kombinace logických signálů přivedených na vstupy J a K.

Tato funkce je popsána následující tabulkou 6.4.

t_n		t_{n+1}
J	K	Q
0	0	Q_n
0	1	0
1	0	1
1	1	\bar{Q}_n

$$J = J_1 \cdot J_2 \cdot J_3$$

$$K = K_1 \cdot K_2 \cdot K_3$$

TAB. 6.4

Levá část tabulky nadepsaná t_n odpovídá časovému okamžiku před příchodem hodinového impulsu. Pravá část tabulky nadepsaná t_{n+1} odpovídá časovému okamžiku po ukončení hodinového impulsu. Symbol Q_n budeme rozumět stav na výstupu Q před příchodem hodinového impulsu.

Jsou-li vstupy J, K nastaveny podle prvního řádku tabulky /J = K = 0/, bude na výstupu Q po ukončení hodinového impulsu signál Q_n . To je signál, který byl na výstupu Q před příchodem hodinového impulsu. Pro tuto kombinaci vstupů J a K se tedy hodinovým impulsem logický stav na výstupu nemění.

Pro kombinaci vstupů podle druhého řádku tabulky /J = 0, K = 1/ se hodinovým impulsem výstup Q vynuluje. Podobně pro kombinaci podle třetího řádku tabulky /J = 1, K = 0/ se hodinovým impulsem nastaví výstup Q do jedničky.

Funkce klopného obvodu JK podle druhého nebo třetího řádku funkční tabulky se podobá nulování nebo nastavování pomocí vstupů R a S. Použijeme-li vstupy R nebo S, dojde k překlopení asynchron-

ně, tedy ihned po přivedení logické nuly na příslušný vstup. Při použití vstupů J a K dojde k překlopení synchronně, a to současně se závěrnou hranou hodinového impulsu přivedeného na vstup C.

Nejjednodušší funkce odpovídá čtvrtému řádku tabulky /J = K = 1/. V tomto případě se každým hodinovým impulsem změní logická hodnota na výstupu Q. Obvod pak pracuje jako dvojkový čítač. Kmitočet signálu přivedeného na hodinový vstup je na výstupu dělen dvěma.

Funkci klopného obvodu JK si upřesněte po prostudování časových průběhů signálů na obr. 6.28a. Je třeba si však uvědomit, že na rozdíl od klopných obvodů D /MH 7474/ je u klopného obvodu JK /MH 7472/ aktivní sestupná /závěrná/ hrana hodinového impulsu, což znamená, že změna na výstupu může nastat pouze při změně logické jedničky na logickou nulu na hodinovém vstupu.

Aktivní hrany hodinového signálu na obr. 6.28b jsou označeny t1 až t12.

Okamžiky t1, t7 a t9 odpovídají funkci podle 1. řádku tabulky. Okamžiky t2 a t8 odpovídají funkci podle druhého řádku tabulky. V okamžicích t6 a t10 obvod pracuje podle 3. řádku tabulky. Konečně v okamžicích t3, t4, t5, t11 a t12 obvod pracuje jako čítač, tzn. podle 4. řádku tabulky.

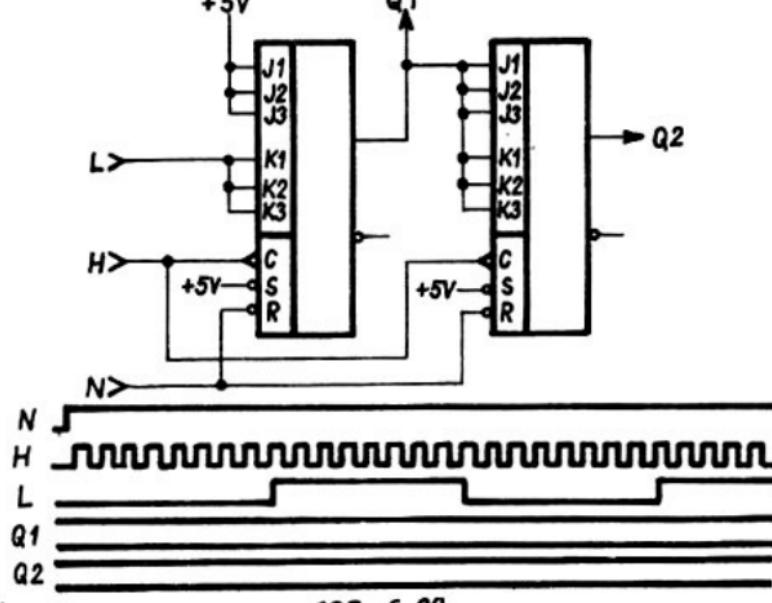


OBR. 6.28b

Zasuňte integrovaný obvod MH 7472 do objímky na stavebnici a ověřte funkci obvodu podle obr. 6.28b.

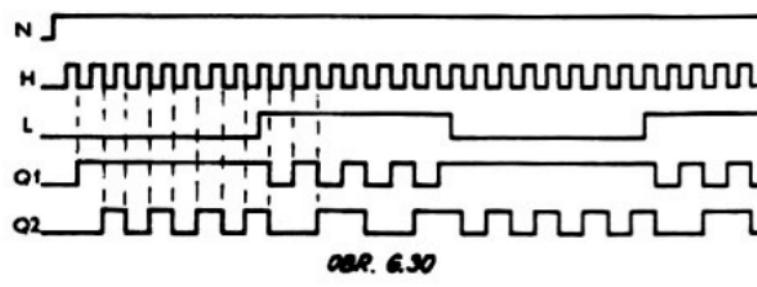
Pokus č. 36 - Kmitočtový modulátor

Zapojte schéma podle obr. 6.29. Doplňte průběhy signálů na výstupech Q1, Q2. Průběhy odvoděte nejdříve teoretičky, a potom si je ověřte na stavebnici. K zapojení obvodu podle obr. 6.29 použijte dva integrované obvody MH 7472.



OBR. 6.29

Zkontrolujte si správnost řešení podle obr. 6.30.



Vstupní signál L je připojen na vstupy K prvního klopného obvodu JK. Na vstupy J tohoto obvodu je připojena trvale logická jednička.

Má-li signál L hodnotu logické nuly, bude se obvod chovat podle 3. řádku funkční tabulky klopného obvodu JK. S první závěrnou hranou hodinového impulu se tedy na výstupu Q1 nastaví logická jednička. Ta zůstane beze změny po celou dobu, pokud bude L = 0.

Pro L = 1 pracuje klopný obvod JK podle 4. řádku tabulky /J = K = 1/. To znamená, že s každou aktivní hranou hodinového impulu H se změní stav na výstupu Q1.

Druhý klopný obvod má výstupy J, K propojeny a připojeny na výstup Q1. Bude se tedy chovat buď podle 1. řádku /J = K = 0/ nebo 4. řádku /J = K = 1/ tabulky 6.3.

Pro L = 0 platí Q1 = 1, a tedy na výstupu Q2 bude obdélníkový průběh s polovičním kmitočtem než mají hodinové impulsy.

Pro L = 1 se na propojených vstupech J, K střídá logická nula a jednička. Je-li Q1 = 0, nezmění se s aktivní hranou hodinového pulsu stav na výstupu Q2. Je-li Q1 = 1, změní výstup Q2 s následující aktivní hranou hodinového impulu svůj stav.

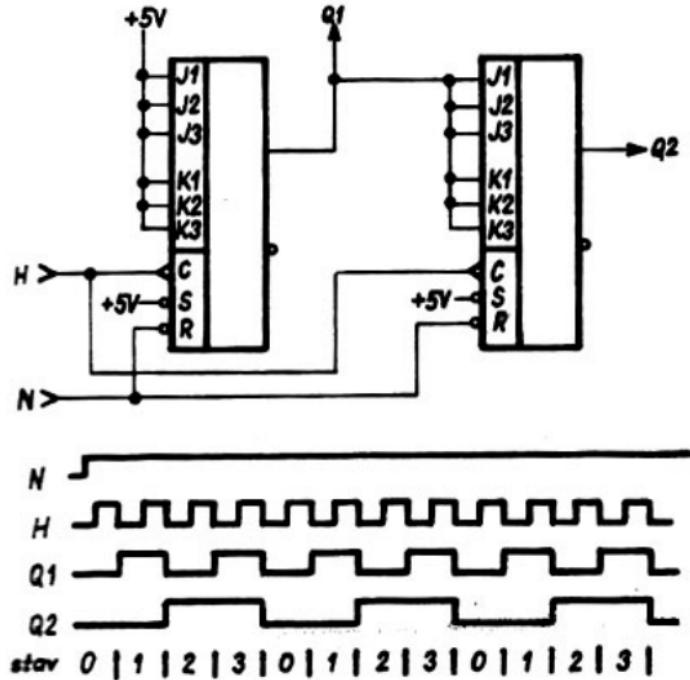
Pro L = 0 je tedy na výstupu Q2 obdélníkový průběh s polovičním kmitočtem, pro L = 1 se čtvrtinovým kmitočtem, než mají hodinové impulsy.

Tento obvod může být základem tzv. kmitočtového modulátoru, který umožňuje zaznamenat logické signály na běžný magnetofon, popřípadě přenášet číslicové informace po telefonu.

Klopné obvody JK se často používají pro konstrukci čítačů.

Pokus č. 37 - Čítač s klopnými obvody JK

Zapojte a ověřte funkci čítače podle obr. 6.31.

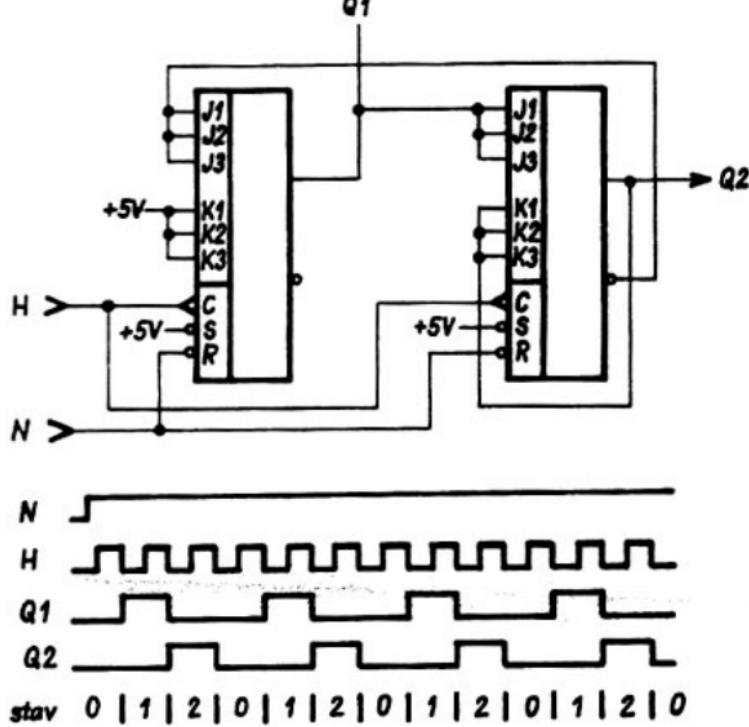


OBR. 6.31

Tento obvod pracuje jako čítač vpřed, ve kterém se střídá stav 0, 1, 2, 3.

Pokus č. 38 - Čítač se zkráceným cyklem

Zapojte a ověřte funkci čítače podle obr. 6.32.



OBR. 6.32

Čítač má zkrácený cyklus. Střídají se stavy 0, 1, 2.

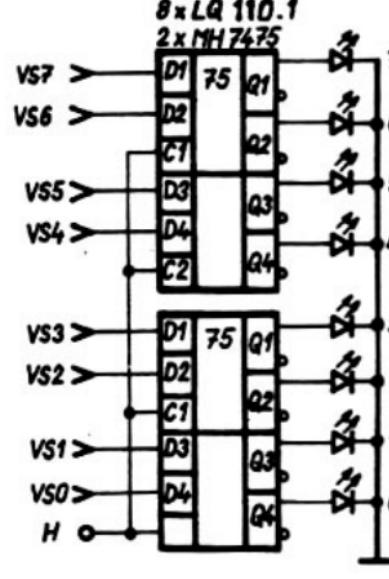
7. VSTUPNÍ A VÝSTUPNÍ MODUL STAVEBNICE

7.1 Výstupní modul stavebnice KYBER-1

Při práci s integrovanými obvody s větší integrací a při ověřování složitějších zapojení na naši jednoduché stavebnici je často zapotřebí indikovat větší množství logických signálů. Pro tyto účely je výhodné použít speciálního výstupního modulu.

Ke konstrukci výstupního modulu je vyhrazeno místo na pravé straně desky stavebnice KYBER-1.

Zapojení výstupního modulu je na obr. 7.1.



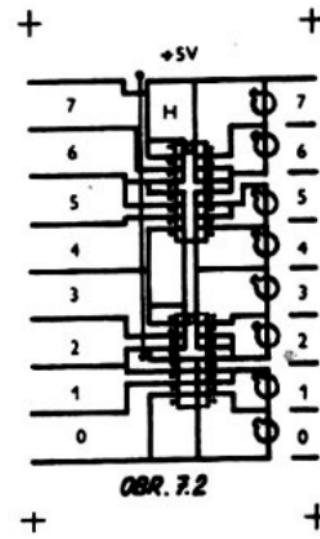
Obr. 7.1

Indikační diody jsou připojeny na výstupy Q dvou integrovaných obvodů MH7475. Princip tohoto typu indikačního obvodu jsme si ověřovali v lekci č. 12 /obr. 6.27/.

Modul má osm vstupů /VS7 až VS0/. Každý vstup je připojen na jeden vstup D. Na výstupy Q jednotlivých klopních obvodů jsou připojeny anody svíticích diod, jejichž katody jsou připojeny na zem. Indikační diody jsou označeny obdobně jako vstupy modulu.

Stejně jako u univerzálního modulu stavebnice je plošný spoj řešen metodou dělicích čar a součástky se osazují shora ze strany spojů /deska se nevrtá/. Kresba plošného spoje i osazení součástek je na obrázku 7.2.

Napájecí napětí + 5 V /4,5 V/ je k prvnímu i druhému integrovanému obvodu přivedeno izolovaným vodičem. Vstupy na levé straně i indikační diody na straně pravé jsou označeny čísly 0-7. Na vstupy připájejte různobarevné vodiče. Druhý konec těchto vodičů připájíme na sledovaná místa.



V zapojení podle obrázku 7.1. jsou všechny hodinové vstupy H propojeny a vyvedeny jako společný vstup H. Svitící diody indikují svým světlem logickou jedničku nebo nezapojený vstup.

Pomocný vstup H umožňuje navíc zaznamenat okamžitý stav proměnných logických signálů, které jsou v určitém časovém okamžiku přivedeny na vstup VS. V okamžiku, který nás zajímá, je nutné přivést na vstup H krátký impuls logické jedničky nebo změnit hodnotu na tomto vstupu z logické jedničky na nulu.

7.2 Vstupní modul stavebnice KYBER 1

Se základními znalostmi sekvenčních obvodů, které jsme získali v minulých lekcích, se můžeme pustit do stavby vstupního modulu naší stavebnice. Tento modul nám značně usnadní další práci, zvláště se složitějšími sekvenčními obvody.

Podrobné schéma zapojení vstupního modulu stavebnice je na obrázku 7.3. Na tomto schématu si také můžeme ukázat způsob kreslení a popisu složitějších schémat, tj. schémat obvodů sestavených z několika integrovaných obvodů. Doporučujeme nejprve si očíslovat jednotlivé integrované obvody a číslo integrovaného obvodu vepsat dovnitř schematické značky každého logického obvodu. Dále každý vstup a výstup popíšeme číslem vývodu na příslušném integrovaném obvodu. Samozřejmě, že toto přiřazení uděláme až podle toho, jak provedeme drátové propojení. Správné označení integrovaných obvodů i jejich vývodů nám usnadní práci při oživování zapojení i eventuálních opravách.

Typ integrovaného obvodu poznáme ve schématu obvykle snadno podle schematické značky. Přesto doporučujeme na schéma napsat seznam, kde je uvedeno, jaké typy integrovaných obvodů odpovídají číslům použitým ve schématu.

Hodnoty pasivních součástek /odporů, kondenzátorů apod./. píšeme zpravidla přímo do schématu vedle příslušné schematické značky.

Důležité je popsat všechny vstupy a výstupy, případně označit tvar impulsů na těchto vývodech.

Abychom konstrukci vstupního modulu zjednodušili, nebudeme vstupy ovládat pomocí tlačítek, ale pomocí uzemněného ovládacího hrotu OH.

Zapojení s integrovaným obvodem 1 /MH7400/ tvoří tvarovací obvod, který umožnuje generovat jednorázové kladné /A/ nebo záporné / \bar{A} / impulsy. Základem tohoto zapojení je klopný obvod RS.

V klidovém stavu je $A = 0$ a na obou vstupech klopného obvodu RS jsou logické jedničky. Připojíme-li pomocí ovládacího hrotu OH logickou nulu na vstup TA, překlopí se klopný obvod RS a na výstupu se objeví signál $A = 1$. Pokud bude připojena logická nula na vstupu TA, obvod zůstane překlopen. Po odpojení logické nuly ze vstupu se obvod vrátí do klidové polohy. Z vlastnosti klopného obvodu RS a zpožďovacího členu RC vyplývá, že se na vstupu 13 neuplatní přechodové děje při připojení nebo odpojení ovládacího hrotu.

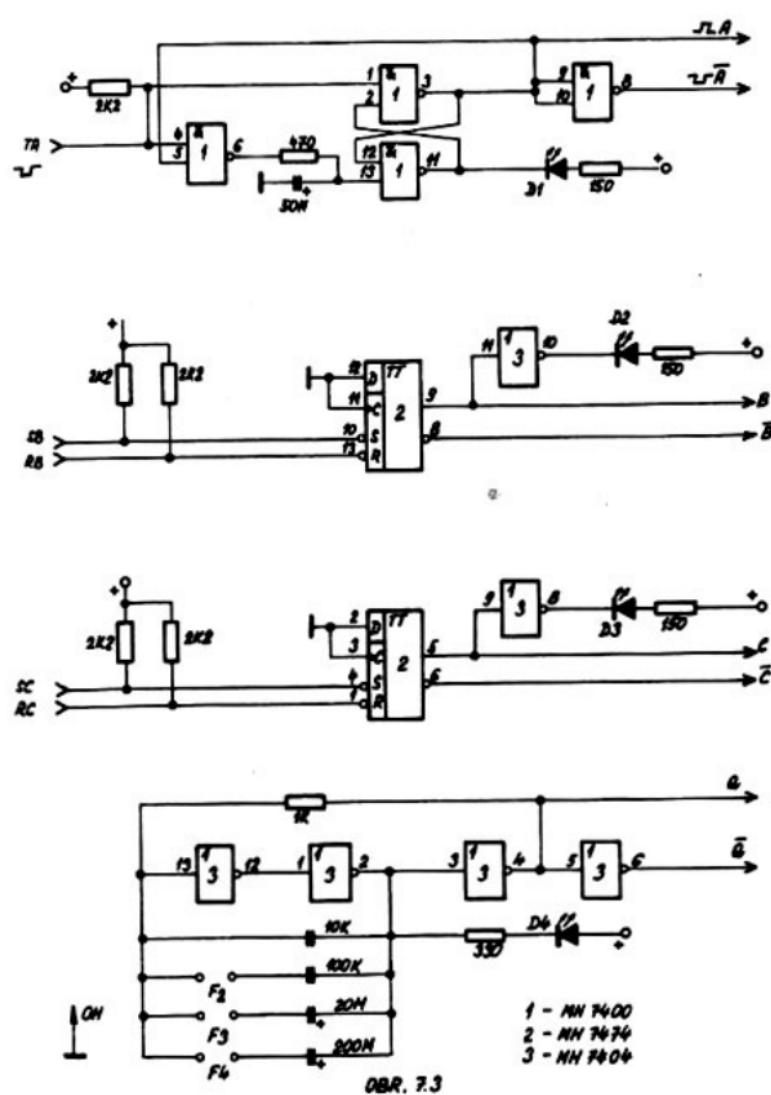
Logická jednička na výstupu A je indikována diodou D1. Inverzí výstupu A získáme výstup \bar{A} .

Druhý integrovaný obvod /IO2/ MH7474 obsahuje dva klopné obvody D, které v tomto případě pracují jako klopné obvody RS. Mohli bychom použít také zapojení z obvodů NAND, s kterými jsme se seznámili v pokusu č. 19. Použití integrovaného obvodu MH7474 však umožnilo zjednodušit plošný spoj. Oba klopné obvody mají vyveden jak přímý /B, C/, tak inverzní / \bar{B} , \bar{C} / výstup. Logický stav přímých výstupů je indikován svíticími diodami D2 a D3. Diody s odporem v sérii jsou připojeny přes logický invertor, aby výstupy nebyly nadměrně zatíženy.

Výstup B nebo C se nastaví na logickou jedničku tak, že se ovládacím hrotom OH dotkneme vstupu SB nebo SC. Podobně se výstupy nastaví na nulu pomocí vstupů RB nebo RC. Klopné obvody RS zaručí, že jsou přechody mezi logickými úrovněmi na vstupech vytvarovány a že se neuplatní přechodové děje na vstupech.

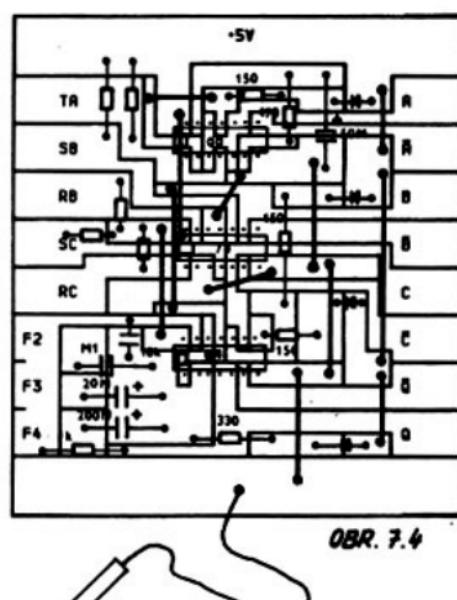
Klopné obvody RS mohou být také využity jako paměti nebo tzv. lapače impulsů. Předpokládejme, že na vstup SB připojíme signál, na kterém očekáváme úzký záporný impuls a pomocí ovládacího hrotu obvod vynulujeme. Přijde-li očekávaný impuls, překlopí se nastavený obvod do logické jedničky. Všechny ovládací vstupy jsou ošetřeny pomocí odporů připojených na napájecí napětí + 5 V. Zapojení bude pracovat i bez těchto odporů. Tyto odpory ovšem zvyšují spolehlivost funkce a odolnost proti rušení.

V poslední části schématu na obrázku 7.3 jste jistě poznali astabilní multivibrátor, na jehož výstupu je přímý i inverzní signál. Logický stav přímého výstupu je indikován svíticí diodou D4. Kondenzátor 10k určuje periodu výstupního signálu asi 30 μ s. Připojíme-li propojkou F2 kondenzátor 100k, perioda se zvětší asi na 300 μ s. S propojkou F3 je perioda asi 60 ms, s propojkou F4 je perioda asi 600 ms. Potřebujeme-li nastavit jiný kmitočet, můžeme připojit jiný kondenzátor.



Změnu kmitočtu lze také realizovat tak, že místo odporu lk zapojíme potenciometr.

Konstrukčně je vstupní modul řešen stejně jako výstupní modul. Základem je jednostranný plošný spoj, na kterém se pájejí součástky ze strany plošného spoje. Kresba plošného spoje je v měřítku 1 : 2 na obrázku 7.4. Kromě součástek je třeba připájet několik drátových spojů. Vstupní modul je umístěn v levé části desky stavebnice KYBER 1.



Obr. 7.4

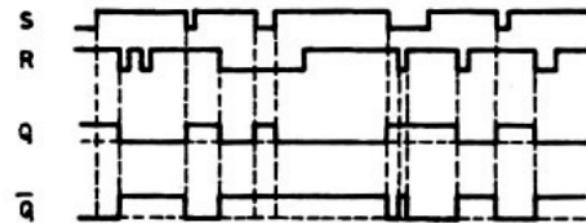
8. ODPOVĚDI NA KONTROLNÍ OTÁZKY

Kapitola 2 - kontrolní otázka číslo:

1. ... spojitě ... nespojitě
2. a/ analogová
b/ číslicová
c/ analogová
d/ číslicová
e/ číslicová
3. dvě úrovně napětí
4. ne
5. logický součet s negacemi na vstupech / $N = \bar{M} + \bar{C}$ /

Kapitola 5 - kontrolní otázka číslo:

1. logickou nulu /0/
2. ano
3. ne
4. logickou negaci /NOT/
5. 30
6. ano
7. 20
8. logickou jedničku /1/
9. 1
10. $Y_1 = 1, 0$ /pro $A = 0$ je $Y_1 = 0$ /
 $Y_2 = 0, 1$
11. logický součin /AND/
 $Y = 0, 0, 0, 1$
 $Y = 1, 1$
12. $Y = 1, 1$
13. $Y = 1, 0$
14. negaci součtu /NOR/
15. $S = 0, 1, 1, 0$
 $P = 0, 0, 0, 1$
- 16.



OBR. 8.1

17. 0
18. 0
19. $Q = 1, \bar{Q} = 1$
20. $t_1 = 1, 1, 1, 1; t_2 = 0, 0, 1, 1$
 $t_3 = 1, 1, 1, 0; t_4 = 1, 0, 1, 0$

9. VYBRANÁ ZAPÓJENÍ

V této kapitole si uvedeme některá zajímavá zapojení logických obvodů. Navrhly je děti z Městské stanice mladých techniků v Praze 6. Součástky pro tato zapojení můžete získat tak, že si je koupíte v prodejnách k.p. TESLA-ELTOS, Seznam těchto prodejen je uveden v 10. kapitole. Pro práci se stavebnicí lze použít i součátek druhé jahnosti, které jsou podstatně levnější. Popis některých dále uvedených zapojení vyšel nebo vyjde v časopise "Věda a technika mládeži". Náměty pro vlastní tvůrčí činnost lze čerpat i z jiných odborných časopisů, jako je Amatérské rádio /např. AR, č.5, rok 1982, bylo věnováno konstruktérům - elektronikům/ apod.

Ve schématech zapojení je ve značkách integrovaných obvodů /IO/ uváděna i adresa na desce /viz obr. 9.1/.



OBR. 9.1

Adresy 0 a 5 se vztahují k montážním místům v oblasti vstupního a výstupního modulu. Adresa integrovaného obvodu a jeho příslušný typ jsou též uvedeny v rozpisce součátek pro dané zapojení.

Dříve než přistoupíte k realizaci zapojení obvodu na desce, nakreslete si pečlivě dané zapojení do obrázku plošného spoje desky.

Vývody pasivních elektrických součástek /odporů, kondenzátorů apod./, které nejsou připojeny k vývodu některého integrovaného obvodu, zakreslete /pájejte/ na volná univerzální políčka desky.

9.1 Popis činnosti "Elektronické kostky"

Princip elektronické hrací kostky je patrný z blokového schématu na obr. 9.1.1. Výstupní signál generátoru G o kmitočtu několika kHz až desítek kHz je přiveden na vstup čítače číFT, pracujícího s modulem G. Stav čítače je indikován na diodách IND. Dekodér DEK převádí výstupy čítače do formy vhodné pro indikaci. Běží-li generátor G, střídají se v rytmu jeho výstupního signálu jednotlivé stavы čítače. Vzhledem k rychlému střídání stavů jsou po tuto dobu rozsvíceny všechny diody.

Stisknutím tlačítka S se generátor G zablokuje a čítač číFT se náhodně zastaví v jednom z možných stavů. Po celou dobu stlačení tlačítka se stav čítače nemění a na diodách svítí jedna až šest diod v obrazcích známých z běžné hrací kostky.

Podrobné zapojení obvodů elektronické kostky je na obr. 9.1.2. K realizaci zapojení stačí pouze dva integrované obvody, pět odporů, jeden kondenzátor, dvě diody a sedm svíticích diod. Obvod může

být napájen napětím 4,5 V z ploché baterie.

Generátor je tvořen třemi invertory /vývody 1, 2, 3, 4, 5, 6/ integrovaného obvodu MH7404, odporem R5 a kondenzátorem C. Jeho činnost se zablokuje uzemněním bodu S /stisknutím tlačítka S2/. Jako čítač je použit integrovaný obvod MH7490, jehož modul je zkrácen zpětnou vazbou na vstupy. Na čítači se střídají stavы 9, 0, 1, 2, 3, 4 /tabulka 9.1.1/. Přes dekodér tvořený zbývajícími třemi invertory, a diodami D8, D9 je ovládáno zobrazovací pole sestavené ze svíticích diod D1 až D7 v sérii s odpory R1 až R4. Diody jsou uspořádány podle obr. 9.1.3.

Zastaví-li se čítač ve stavu 9 /A = D = 1, B = C = 0/, svítí pouze dioda D7 a indikuje jedničku. Dvojka je indikována rozsvícením diod D1, D2, trojka rozsvícením diod D1, D2, D7 atd., až při šestce svítí diody D1, D2, D3, D4, D5, D6. Přiřazení stavů kostky jednotlivým stavům čítače je přehledně uvedeno v tabulce 9.1.1.

Spínač S2 je proveden tak, že do bodu S je přiletený pružný vodivý pásek. Při stlačení se pásek dotkne hrotom zemnicího pásu. Tím je do bodu S připojeno uzemnění a generátor se zablokuje. Po uvolnění pásku se musí tento spínač opět rozpojit.

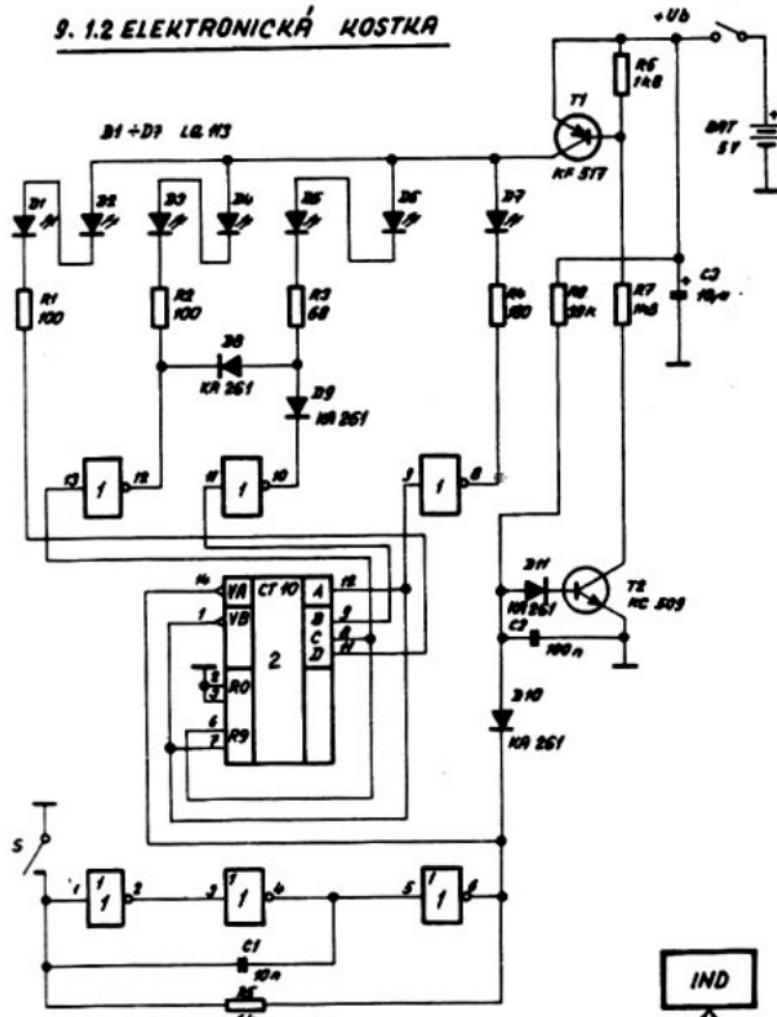
Rozpis součástek

Integrované obvody /pozice/:		MH7404 /1/ MH7490 /2/
Svíticí diody	D1 až D7	: LQ 110.1
Diody	D8 až D11	: KA 261
Odpory	R1, R2	: 100Ω /TR 191 nebo TR 151/
	R3	: 68 Ω
	R4	: 180Ω
	R5	: 1kΩ
	R6, R7	: 1,8kΩ
	R8	: 39kΩ
Kondenzátor	C1	: 10 μF /C TK 782/
	C2	: 100 nF
	C3	: 10 μF
Tranzistory	T1	: KF 517
	T2	: KC 509

STAV ČÍTAČE	D	C	B	A	D1	D2	D3	D4	D5	D6	D7	INDIKACE
9	1	0	0	1							S	1
0	0	0	0	0	S	S						2
1	0	0	0	1	S	S				S		3
2	0	0	1	0	S	S			S	S		4
3	0	0	1	1	S	S			S	S	S	5
4	0	0	0	0	S	S	S	S	S	S	S	6

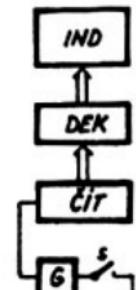
TAB. 9.1.1

9. 1.2 ELEKTRONICKÁ KOSTKA



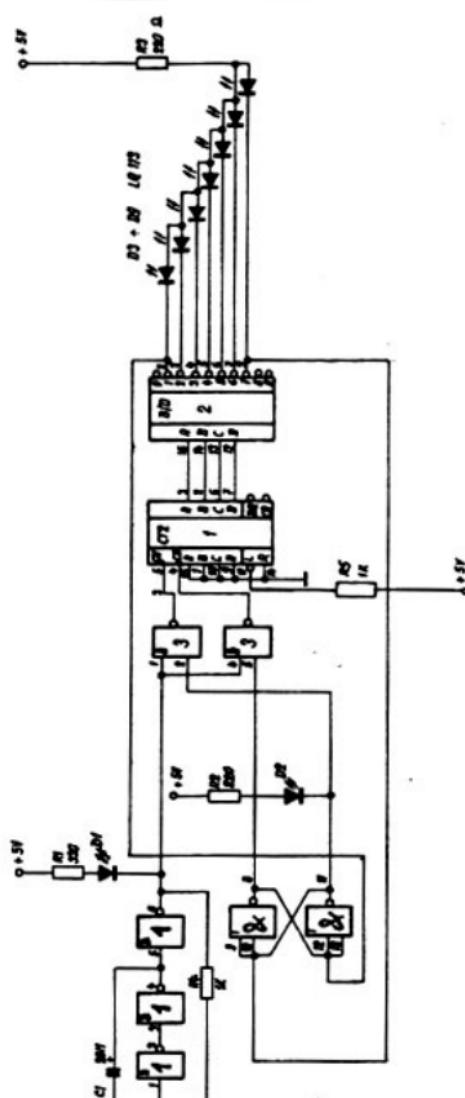
D6 O D7 O D2
D3 O O O D4
D1 O O D5

OBR. 9.1.3



OBR. 9.1.1

9. 2.1 NEPOSEDNE ŠTĚTEČKO



9.2 Popis činnosti "Neposedného světélka"

Neposedné světélko je zapojení /viz obr. 9.2.1/ využívající vlastnosti integrovaného obvodu MH74193. Tento integrovaný obvod je obousměrný čtyřstupňový synchronní čítač /přičítá nebo odečítá/. Pomocí impulsů přiváděných z generátoru hodin se přičítá nebo odečítá.

Výstup čítače je veden do dekodéru MH7442, kde se dvojkově kódované číslo přicházející na 4 vstupy převádí do kódu jedna z deseti. Aktivní signál na výstupech dekodéru je nula. Na výstupy dekodéru jsou připojeny svíticí diody, z nichž svítí vždy jen jedna. Z deseti možných výstupů je využito sedm. Do synchronního čítače jsou přiváděny impulsy z generátoru hodin, který je tvořen třemi invertory zapojenými v sérii s odporem a kondenzátorem ve zpětné vazbě. Velikostí odporu a kondenzátoru lze měnit délku impulsu i frekvenci. Chod generátoru je signalizován rozsvícením diody. Stav klopného obvodu určí, zda bude synchronní čítač impulsy přičítat nebo odečítat. Je složený ze dvou dvouvstupových členů NAND se zpětnou vazbou. Po rozsvícení poslední diody na výstupu dekodéru se klopny obvod překlopí do druhé polohy a synchronní čítač začne odečítat. Překlopení klopného obvodu je signalizováno rozsvícením diody.

Blikání jednotlivých diod vytváří dojem opakování pohybu světélka nahoru a dolů, proto "neposedné světélko".

Rozpis součástek

Integrované obvody /pozice/: MH7404 /4/
MH74193 /1/
MH7442 /2/
MH7400 /3/

Svíticí dioda D1 až D9 : LQ 110.1
Odpory R1 : 330 Ω
R2, R3 : 220 Ω
R4, R5 : 1 k Ω

Elektrolytický kondenzátor C1 : 20 μ F/6 V

9.3 Popis činnosti "Hlídače domovních dveří"

Hlídač je ovládán magnetem upevněným na dveřích. Při zavřených dveřích sepnou tento magnet jazyčkové relé. Otevřením dveří se jazyčkové relé rozpojí. Nestiskneme-li asi do 7 až 10 sekund tlačítko TL, sepnou spínací tranzistor GC 509 elektrický proud a připojí telefonní sluchátko na zdroj akustických kmitočtů. Kmitočet akustické signalizace se nastavuje proměnným odporem R9. Schéma zapojení hlídkače je na obr. 9.3.1.

Rozpis součástek

Integrované obvody /pozice/:	MH7400 /1/ MH7400 /2/ MH7400 /3/
Jazyčkové relé	:
Tranzistory T1	: GC 509
T2	: KC 507
Odpory R1, R7, R8, R10,	
R12	: 4,7 kΩ
R4, R6	: 10 kΩ
R2	: 680 Ω
R3	: 200 kΩ
R5	: 220 Ω
R11	: 470 Ω
Kondenzátory C1	: 20 µF/6 V
C5, C7, C8	: 500 µF/10 V
C3, C4	: 0,47 µF/10 V
C2, C6	: 0,1 µF/10 V
Proměnný odpor R9	: 4,7 kΩ
telefonní sluchátko Q1	: 50 Ω

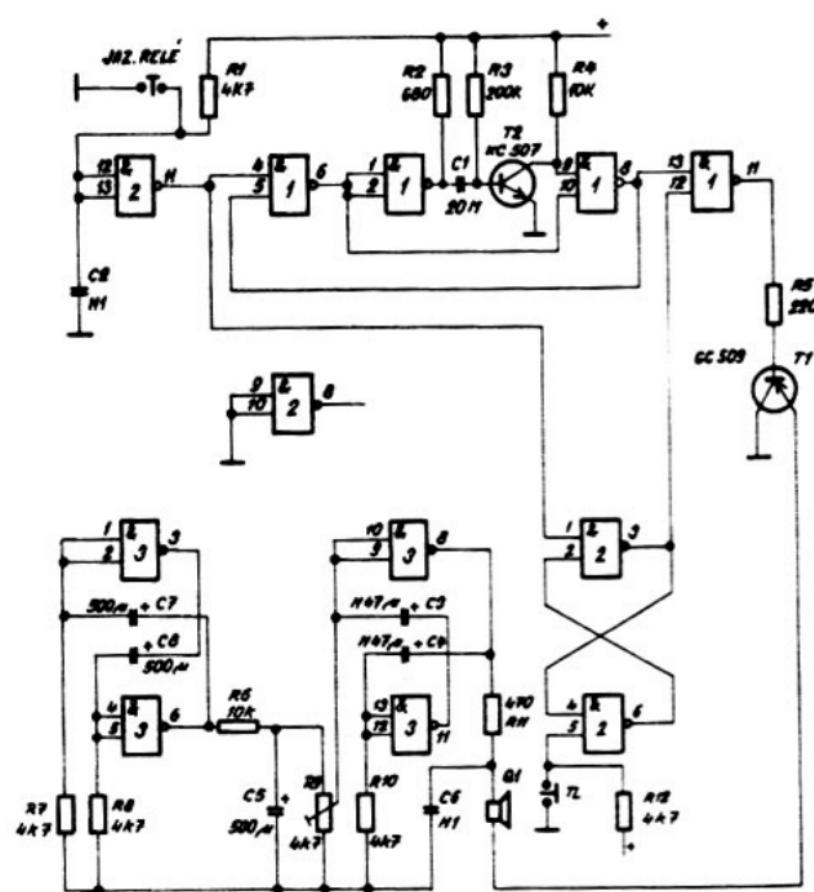
9.4 Popis činnosti hry "NIM"

Představte si, že před Vámi leží 15 zápalek. Z hromádky můžete odebrat maximálně 3 zápalky. Počet zápalek na hromádce si znázorníme číslem zapsaným do čítače CT10. Každému hráči je přiděleno jedno tlačítko, hráči č. 1 patří tlačítko TL 1, hráči č. 2 patří tlačítko TL 2. Každým stisknutím tlačítka odebereme jednu zápalku. Vítězem hry se stává ten, kdo odebere poslední zápalku. Vítězství se signalizuje na diodách D1 a D2. Počet zbývajících zápalek se objeví na diodách D5 až D8 ve dvojkové soustavě. Zapojení hry je na obr. 9.4.1.

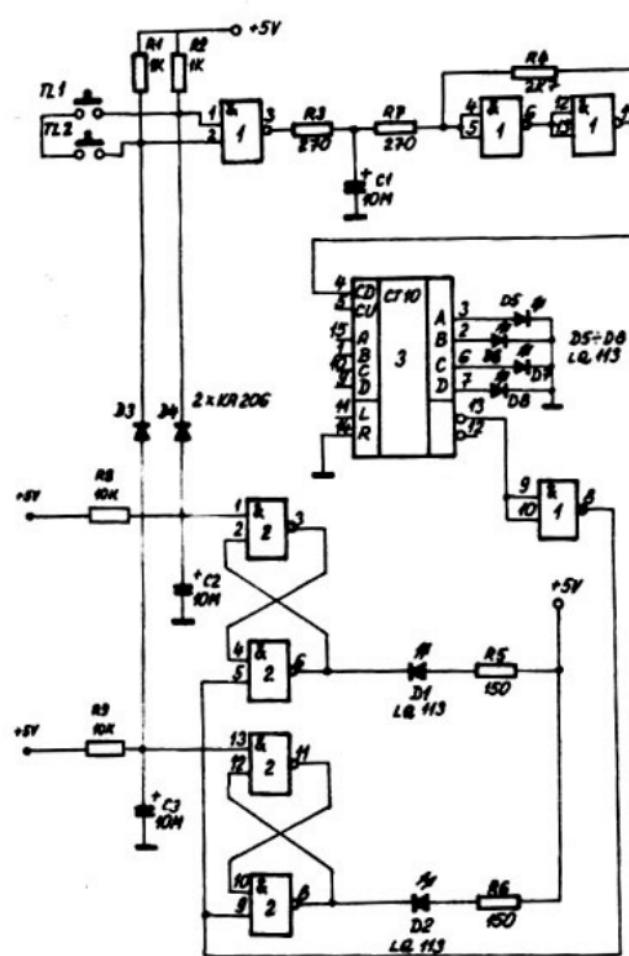
Rozpis součástek

Integrované obvody /pozice/:	MH7400 /1/ MH7400 /2/ MH74193 /3/
Svítící diody D1, D2, D5 až D8	: LQ 110.1
Diody D3, D4	: KA 206
Odpory R1, R2	: 1 kΩ
R3, R7	: 270 Ω
R4	: 2,7 kΩ
Kondenzátory C1, C2, C3	: 10 µF/10 V
Odpory R5, R6	: 150 Ω
R8, R9	: 10 k

9.3.1 HLÍDAC DOMOVNÍCH DVEŘÍ



9.4.1 HRR NIM



9.5 Popis činnosti hry "Skok na lyžích"

Zapojení simuluje skok na lyžích - cílem je najít správné místo odrazu na konci můstku.

Základem zapojení je čítač CT2 řízený generátorem hodinových impulsů. Tento čítač ovládá prostřednictvím dekodéru B/D osm svíticích diod D3 až D10. Rozsvícení určité diody znázorňuje polohu lyžaře na můstku. Lyžař se má odrazit na konci můstku; tedy ve chvíli, když se rozsvítí dioda D10. Odraz simuluje hráč stisknutím tlačítka STOP, které ovládá klopný obvod RS, a tím zastaví impulsy z generátoru. Jestliže byl skok proveden správně /svítí dioda D10/, ozve se z reproduktoru přerušovaný tón /rozkmitá se horní generátor/.

Jestliže hráč zastavil lyžaře na kterémkoliv jiném místě /svítí některá z diod D3 až D9/, ozve se nepřerušovaný tón.

Obvod připravíme pro další skok stisknutím tlačítka START. Schéma zapojení obvodu je na obr. 9.5.1.

Rozpis součástek

Integrované obvody /pozice/: MH7404 /0/

MH7493 /1/

MH7442 /2/

MH7400 /3/

MH7404 /4/

Svíticí diody D1 až D10 : LQ

Odpory R1, R2, R3 : 100 Ω

R4, R5, R6 : 1 k Ω

R7 : 2,2 k Ω

Transistor T1 : KF 507

Kondenzátory C1 : 50 µF/15 V

C2 : 20 µF/15 V

C3 : Q22 µF/15 V

C4 : 10 µF/15 V

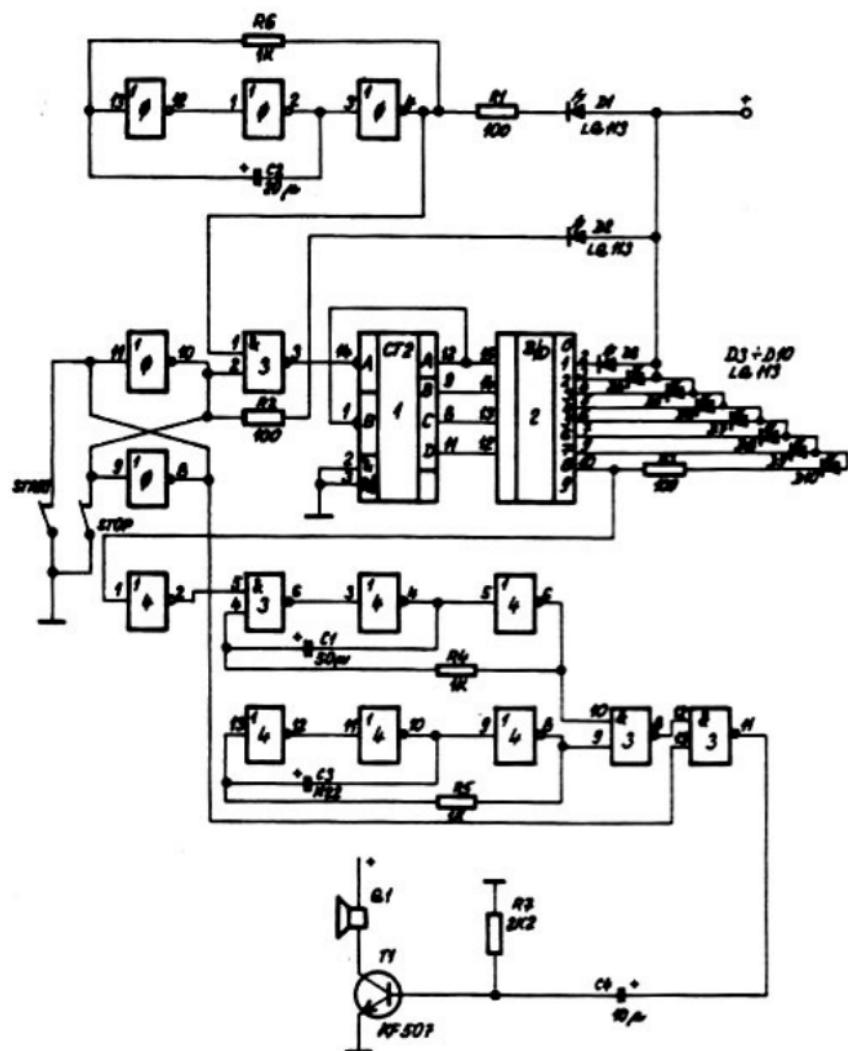
telefonné sluchátko Q1 : 50 Ω

9.6 Popis činnosti hry "Střelnice"

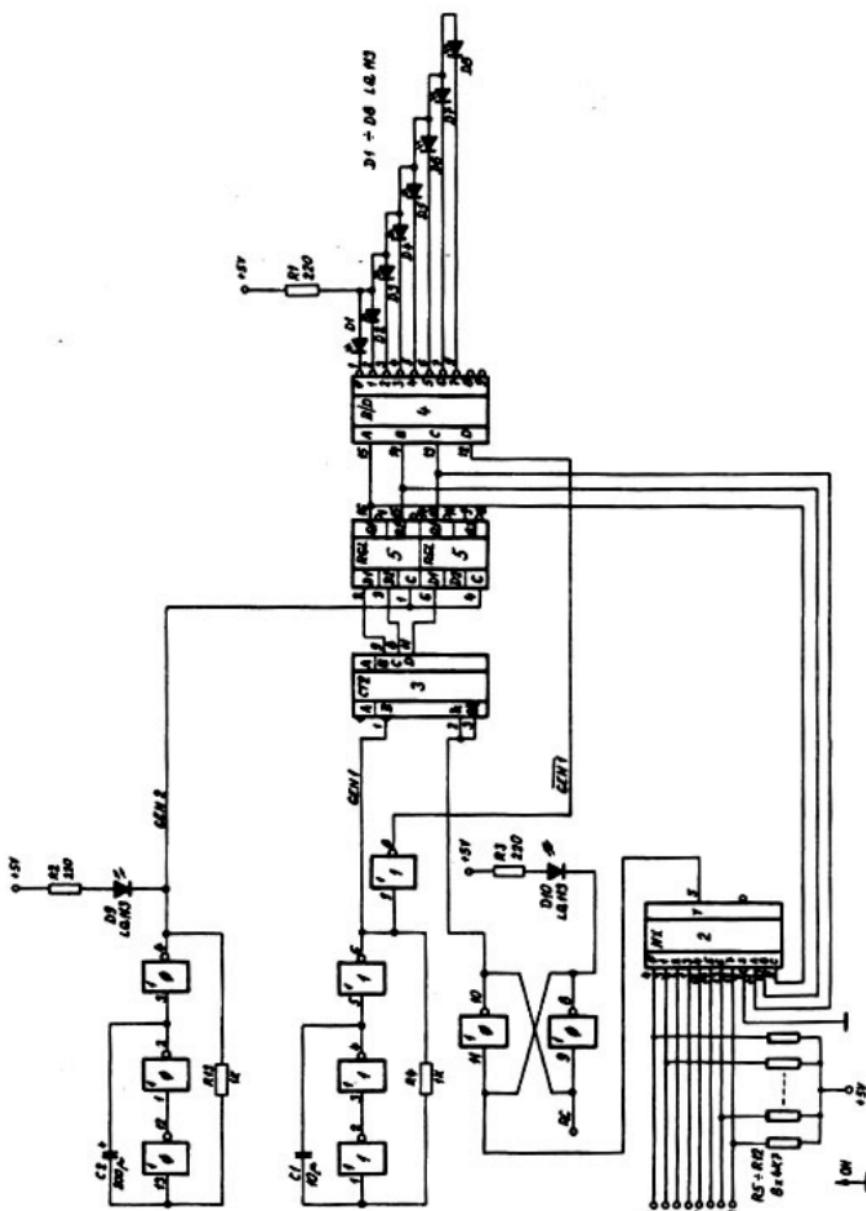
Střelnice je hra pro cvičení postřehu a rychlosti reakce. Diody D1 až D8 se postupně rozsvěcují na dobu asi 0,3 sekundy. Pořadí, ve kterém se rozsvěcují, je zcela náhodné. Cílem hry je dotknout se uzemněným ovládacím hrotom OH toho vývodu multiplexoru, proti kterému právě svítí jedna z diod D1 až D8 /vývody multiplexoru jsou značeny ve schématu II až I8/. Je-li náš pokus úspěšný, pak se rozsvítí dioda D10, která signifikativně zásah, a současně trvale svítí dioda D1. Chceme-li střílet znova, dotkneme se uzemněným hrotom vývodu RC a tím vynulujeme klopný obvod.

Dvojkový čítač CT2 čítá impulsy z generátoru GEM1, výstup čítače je připojen na vstupy čtyř klopných obvodů D. Dvojkové číslo, které je na vstupu klopných obvodů se při příchodu hodinového impulsu přenese na výstup. Hodnota výstupu po dobu trvání hodinového impulsu sleduje stav vstupu. Po skončení hodinového impulsu zůstává na výstupu zachováno to číslo, které bylo na vstupu

9.5.1 SKOK NA LYŽÍCH



9.6.1 STŘELNICE



těsně před skončením hodinového impulsu. Jako zdroj hodinových impulsů pro klopné obvody slouží generátor GEN2 s kmitočtem asi 1,7 Hz. Pokud je poměr kmitočtů obou generátorů vhodně zvolen, pracuje toto zapojení jako generátor náhodného dvojkového čísla. Toto číslo je dále přivedeno na dekodér B/D a po dekódování indikováno jednou z diod D1 až D8. K náhodnosti výběru přispívá také přivedení impulsů z generátoru GEN1 na nevyužitý vstup dekodéru /není to však nutné/. Náhodné dvojkové číslo současně slouží jako adresa pro multiplexor MX. Dotkneme-li se hrotom správného vstupu, na výstupu multiplexoru se objeví logická nula, která překlopí klopný obvod a současně zastaví čítání čítače CT2.

Rozpiska součástek

Integrované obvody /pozice/:	MH7404 /0/ MH7404 /1/ MH74151 /2/ MH7493 /3/ MH7442 /4/ MH7475 /5/
Svíticí diody D1 až D10	: LQ
Odpory R1, R2, R3	: 220 Ω
R4, R13	: 1 k Ω
R5 až R12	: 4,7 k Ω
Kondenzátory C1	: 10 µF/6 V
C2	: 200 µF/6 V

10. ZÁVĚR

Odbornou radu lze získat v kroužcích Svazarmu, zabývajících se číslicovou technikou, nebo v městských stanicích mladých techniků, zejména v MSMT v Praze 6, Pod Juliskou 2, kde mají značné zkušenosti nejen s prací se stavebnicí KYBER 1, ale i s programováním osobních počítačů apod.

Odbornou radu Vám též poskytnou odborníci ve specializovaných prodejnách zejména k.p. TESLA-ELTOS, kde je možno zakoupit i další potřebné součástky.

Seznam vybraných prodejen TESLA-ELTOS:

Praha 1, Martinská 3	PSČ 110 00
Praha 1, Dlouhá 36	PSČ 110 00
České Budějovice, Jiřovcova 5	PSČ 370 00
hranice	
Pardubice, Palackého 580	PSČ 530 00
Hradec Králové, Dukelská 663	PSČ 500 00
Cheb, ČSSP 26	PSČ 350 01
hranice	
Plzeň, Rooseveltova 20	PSČ 300 00
Karlovy Vary, Varšavská 13	PSČ 360 00
Ústí nad Labem, Pařížská 19	PSČ 400 01
hranice	
Liberec, Pražská 142	PSČ 460 00
Teplice, 28. října 858	PSČ 415 00
Ostrava, Gottwaldova 10	PSČ 701 83
hranice	
Olomouc, RA 2-4	PSČ 770 00
Poruba, Leninova 680	PSČ 708 00
Brno, Františkánská 7	PSČ 600 00
hranice	
Prostějov, Žižkovo n. 10	PSČ 796 00
Jihlava, nám. Míru 66	PSČ 586 00
Hodonín, Gottwaldovo n. 13	PSČ 695 00
hranice	
Gottwaldov, Murzinova 94	PSČ 760 00
Uherský Brod, Moravská 92	PSČ 688 01
Uherský Brod ZS, nám. Vít. února 12	PSČ 688 01
hranice	
Bratislava, Čer. armády 8	PSČ 800 00
Trenčín, Mierové n. 6	PSČ 911 00
Trnava, Jilemnického 34	PSČ 917 00
hranice	
B. Bystrica, Malinovského 2	PSČ 975 95
Zilina, Hodžova 12	PSČ 010 00
Košice, Leninova 104	PSČ 040 00
hranice	
Prešov, Slov. rep. rad 5	PSČ 080 00

OBSAH:

	strana
1. Úvod	1
2. Úvod do číslicové techniky	2
3. Použité součástky a jejich schematické značky	10
4. Několik slov o stavebnici KYBER 1	18
5. Pokusy s kombinačními obvody	20
6. Pokusy se sekvenčními obvody	37
7. Postavení vstupního a výstupního modulu	54
8. Odpovědi na kontrolní otázky	58
9. Vybraná zapojení	59
10. Závěr	68

Tento návod byl zpracován ve Výzkumném ústavu
matematických strojů, koncernové účelové organi-
zaci, Praha ve spolupráci s MSMT v Praze 6.
Vytiskl k.p. Aritma v roce 1983.
Publikace neprošla redakční úpravou.

